

เปรียบเทียบคุณสมบัติของวงจรกำลังสองชนิดนอร์เกตกับวงจรกำลังสองเชิงแรงดัน Comparison of Nor-Gate Squarer with Voltage-Mode Squaring Circuit

บุญชัย บุญชู¹ ณรงค์ ณรงค์รัตน์¹ ธินนท ชุ่มแอ่น¹ ณัฐดา จันทอม¹ ราษุ พันธุ์ฉลาด² ประยุทธ์ อินแปน² และไพฑูรย์ ธาณินทร์สุรัตน์³

¹สาขาวิชาเทคโนโลยีไฟฟ้า คณะวิศวกรรมศาสตร์และเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยราชภัฏสวนสุนันทา boonchai.bo@ssru.ac.th *

²สาขาวิชาวิศวกรรมไฟฟ้า คณะเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยราชภัฏราชชนรินทร์

³79/249 ถนนสามวา เขตคลองสามวา กรุงเทพมหานคร 10510

บทคัดย่อ

บทความนี้แสดงการเปรียบเทียบคุณสมบัติของวงจรทางคณิตศาสตร์ 2 วงจรคือ วงจรกำลังสองชนิดนอร์เกต 2 อินพุตที่ใช้ความต้านทานเพื่อเปลี่ยนกระแสเป็นแรงดัน กับวงจรกำลังสองเชิงแรงดันที่ให้แรงดันเอาต์พุตโดยไม่ใช้ตัวต้านทาน ซึ่งในบทความนำเสนอการวิเคราะห์คุณสมบัติการส่งผ่านระหว่างแรงดันอินพุตและแรงดันเอาต์พุต ความต้านทานอินพุตและความต้านทานเอาต์พุต ช่วงการรับแรงดันอินพุต ผลตอบสนองเชิงความถี่ และได้เปรียบเทียบคุณสมบัติของวงจรกำลังสองทั้งสองชนิดด้วยผลจำลองการทำงานด้วยโปรแกรม SPICE

คำสำคัญ: วงจรทางคณิตศาสตร์ วงจรกำลังสอง วงจรกำลังสองชนิดนอร์เกต วงจรกำลังสองเชิงแรงดัน วงจรคูณแอนะล็อก วงจรคูณแบบควอเตอร์-สแควร์

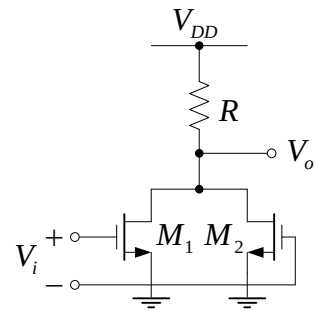
Abstract

This paper proposes the comparison of the resistive load, two inputs nor-gate squarer with the voltage-mode squaring circuit without the use of resistor. The characteristics of the both circuits such as an input and output resistance, frequency response, input voltage range, have been analyzed. The simulation results with SPICE program show that the dc characteristic curves, the output voltage signal, the frequency response, respectively.

Keywords: Squaring Circuit, 2 Inputs NOR Gate, Voltage-Mode Squaring Circuit, Quarter-Square Multiplier, Analogue Multiplier

1. บทนำ

ในการประมวลสัญญาณแอนะล็อกนั้น มีวงจรทางคณิตศาสตร์ที่สำคัญอยู่หลายวงจรเช่น วงจรบวก-ลบ วงจรคูณและวงจรหาร วงจรยกกำลังสอง วงจรถอดรากที่สอง วงจรหาค่าสัมบูรณ์ ซึ่งวงจรทางคณิตศาสตร์ดังกล่าวนี้ออกแบบสร้างขึ้นได้ทั้งที่เป็นวงจรรวม (integrated circuit) และการต่อวงจรแบบแยก (discrete circuit) เมื่อพิจารณาเฉพาะวงจรกำลังสองในเทคโนโลยีวงจรรวม วิธีการที่ได้รับความนิยมคือออกแบบวงจรกำลังสองโดยอาศัยคุณสมบัติของทรานซิสเตอร์แบบมอสเฟต (MOSFETs) ที่ทำงานในช่วงอิ่มตัว (saturation mode) ดังสมการ



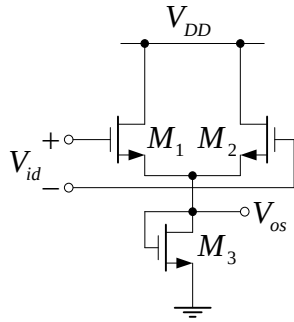
รูปที่ 1 วงจรกำลังสองชนิดนอร์เกต (NGSq)

$$I_d = K(V_{gs} - V_{th})^2 \quad (1)$$

เมื่อ I_d คือกระแสเดรน V_{gs} คือความต่างศักย์ที่เกตกับซอร์ส V_{th} คือแรงดันขีดเริ่ม (threshold voltage) และ K คือสัมประสิทธิ์ความนำที่ขึ้นกับขนาดของความกว้าง (W) และความยาว (L) แชลแนล (channel) ของทรานซิสเตอร์ตามลำดับ จากความสัมพันธ์ระหว่างกระแสเดรน I_d กับแรงดันความต่างศักย์ระหว่างเกตซอร์ส V_{gs} ตามสมการที่ (1) สามารถออกแบบเป็นวงจรกำลังสองที่มีโครงสร้างเป็นวงจรรวม 2 อินพุตดังรูปที่ 1 [1] ซึ่งประกอบด้วยทรานซิสเตอร์ 2 ตัวที่มีคุณสมบัติเหมือนกัน และตัวต้านทาน R ทำหน้าที่เปลี่ยนผลรวมกระแสเดรนของทรานซิสเตอร์ทั้งสองเป็นแรงดันเอาต์พุต V_o

ต่อมา ผู้เขียนได้นำเสนอวงจรกำลังสองแบบใหม่ที่ไม่ใช้ตัวต้านทาน โดยมีหลักการทำงานในลักษณะเชิงแรงดัน (voltage mode) ดังแสดงในรูปที่ 2 [2] ซึ่งประกอบด้วยทรานซิสเตอร์ M_1 - M_2 ที่มีคุณสมบัติเหมือนกัน และ M_3 ที่มีขนาดอัตราส่วนความกว้างต่อความยาวแชลแนล (W/L) เป็น 2 เท่าของ M_1 และ M_2 เมื่อทรานซิสเตอร์ทำงานในช่วงอิ่มตัว จ่ายแรงดันอินพุตผลต่าง V_{id} ประกอบด้วยแรงดันไฟตรงเช่นเดียวกับวงจรกำลังสองในรูปที่ 1 จะได้แรงดันเอาต์พุตของวงจรกำลังสองเชิงแรงดัน V_{os}

เมื่อพิจารณาวงจรกำลังสองชนิดนอร์เกตในรูปที่ 1 เปรียบเทียบกับวงจรกำลังสองเชิงแรงดันในรูปที่ 2 พบว่า ทั้งสองวงจรมีจำนวนอุปกรณ์เท่ากันคือ 3 ตัว และให้แรงดันเอาต์พุตที่อยู่ในรูปแบบของแรงดันอินพุตยกกำลังสอง ดังนั้นในบทความนี้จะนำเสนอการวิเคราะห์และเปรียบเทียบคุณสมบัติของทั้งสองวงจร เช่น กำลังสูญเสียที่จุดทำงาน แรงดันอินพุตสูงสุด ผลตอบสนองเชิงความถี่ เพื่อเป็นข้อมูลประกอบในการเลือกใช้งานวงจรกำลังสองแต่ละชนิด



รูปที่ 2 วงจรกำลังสองเชิงแรงดัน (VMSq)

2. วิเคราะห์คุณสมบัติของวงจรกำลังสอง

2.1 วงจรกำลังสองชนิดนอร์เกต

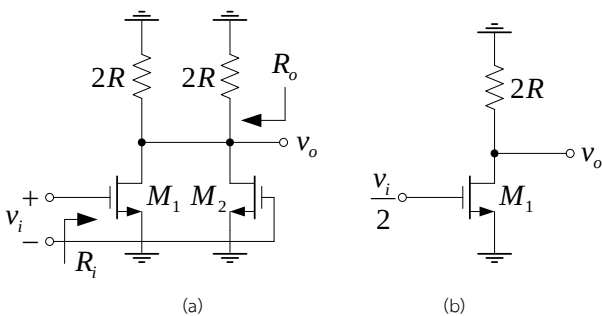
จากวงจรกำลังสองชนิดนอร์เกต (NGSq) ในรูปที่ 1 เมื่อจ่ายแรงดันอินพุตผลต่าง V_i ที่มีแรงดันไฟตรงโหมตร่วมเท่ากับ V_C ดังเช่น $(V_C + V_i/2)$ และ $(V_C - V_i/2)$ สามารถคำนวณแรงดันเอาต์พุต V_o โดยใช้สมการคุณสมบัติของทรานซิสเตอร์ที่ทำงานในช่วงอิมิตติ้งสมการที่ (1) จะได้แรงดันเอาต์พุตเป็น

$$V_o = V_{DD} - 2KR \left\{ (V_C - V_{TH})^2 + \frac{V_i^2}{4} \right\} \quad (2)$$

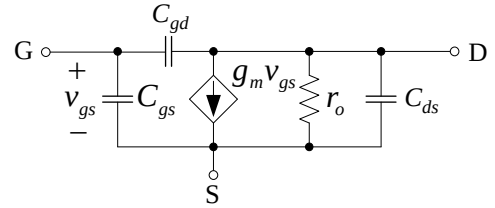
จะเห็นว่าแรงดันเอาต์พุต V_o ประกอบด้วยแรงดันไฟตรงกับสัญญาณอินพุตกำลังสอง โดยที่ขนาดของแรงดันเอาต์พุตขึ้นอยู่กับค่าความต้านทาน R สัมประสิทธิ์ความนำ K ซึ่งกำหนดได้ด้วยขนาดของทรานซิสเตอร์ (W/L) ตามลำดับ โดยที่ขนาดของแรงดันอินพุตสูงสุดที่วงจรยังสามารถทำงานได้ $|V_{i\max}|$ มีค่า

$$|V_{i\max}| = 2(V_C - V_{TH}) \quad (3)$$

การวิเคราะห์คุณสมบัติของวงจร เช่น ความต้านทานอินพุต R_i และความต้านทานเอาต์พุต R_o สามารถทำได้โดยการวิเคราะห์ในเงื่อนไขที่แรงดันอินพุต V_i เป็นสัญญาณขนาดเล็ก โดยที่แหล่งจ่ายแรงดันไฟตรง V_{DD} เปรียบเสมือนเป็นกราวด์ (virtual ground) ดังวงจรในรูปที่ 3 (a) พบว่าความต้านทานอินพุต R_i มีค่าสูงมากเนื่องจากที่ขาเกตของทรานซิสเตอร์ M_1 และ M_2 มีลักษณะเปิดวงจร (open circuit) ส่วนความต้านทานเอาต์พุต $R_o = (r_{o1}/r_{o2}/R)$ เมื่อ r_{o1} และ r_{o2} คือค่าความต้านทานเอาต์พุตของทรานซิสเตอร์ M_1 และ M_2 ตามลำดับ



รูปที่ 3 วงจร NGSq เมื่อพิจารณาสัญญาณขนาดเล็ก

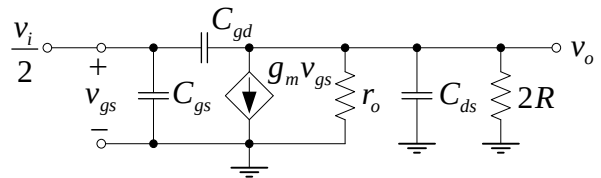


รูปที่ 4 วงจรสมมูลสัญญาณขนาดเล็กที่ความถี่สูง

รูปที่ 3 (b) แสดงวงจรกำลังสองชนิดนอร์เกตเมื่อพิจารณาที่ความถี่สูงแบบครึ่งวงจร (half circuit) เนื่องจากทรานซิสเตอร์ทั้งสองมีคุณสมบัติเหมือนกัน ดังนั้นจึงสามารถวิเคราะห์ห้วงจรที่ความถี่สูงเพียงครึ่งเดียวได้ โดยที่ความต้านทาน R กลายเป็น $2R$ และประกอบด้วยตัวเก็บประจุเสมือนภายในทรานซิสเตอร์ที่เริ่มส่งผล เมื่อแทนวงจรสมมูลที่ความถี่สูงดังรูปที่ 4 ลงในทรานซิสเตอร์ของวงจรรูปที่ 3 (b) จะได้วงจรสมมูลที่ความถี่สูงครึ่งวงจรของ NGSq ดังรูปที่ 5 อย่างไรก็ตาม จากโครงสร้างของทรานซิสเตอร์แบบ MOSFET ที่ตัวเก็บประจุแผ่นที่เดรน-ซอร์ส C_{ds} มีค่าน้อยมากจนสามารถละทิ้งได้ ดังนั้น ความถี่คัตออฟ (cut off frequency) ที่ -3dB [3-4] ของวงจรกำลังสองแบบนอร์เกต $f_{c\text{NGSq}}$ จึงคำนวณได้เป็น

$$f_{c\text{NGSq}} \approx \frac{1}{2\pi R_s \{C_{gs} + C_{gd}(1 + g_m R_L)\}} \quad (4)$$

โดยที่ความต้านทาน $R_L = (2R/r_o)$ และ R_s คือความต้านทานเอาต์พุตของแหล่งจ่ายสัญญาณอินพุต



รูปที่ 5 วงจรสมมูลสัญญาณขนาดเล็กที่ความถี่สูงของ NGSq ครึ่งวงจร

2.2 วงจรกำลังสองเชิงแรงดัน

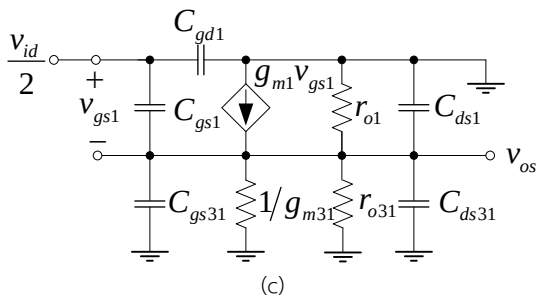
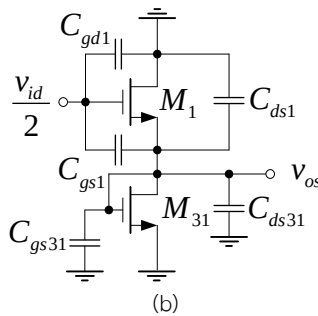
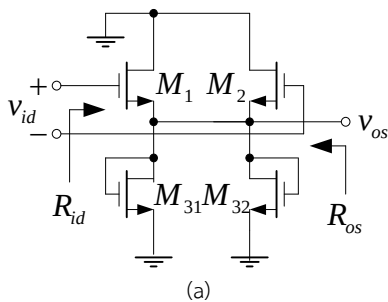
เมื่อจ่ายแรงดันอินพุต V_i ที่มีแรงดันไฟตรงเท่ากับ V_C ให้กับวงจรกำลังสองเชิงแรงดันในรูปที่ 2 และกำหนดให้ทรานซิสเตอร์ทำงานในช่วงอิมิตติ้ง โดยอ้างอิงจากสมการคุณสมบัติของทรานซิสเตอร์ในสมการที่ (1) แรงดันเอาต์พุต V_{os} ของวงจรในรูปที่ 2 สามารถคำนวณได้ดังสมการ

$$V_{os} = \frac{V_C}{2} + \frac{V_{id}^2}{8(V_C - 2V_{TH})} \quad (5)$$

พิจารณาจากรูปที่ 2 เมื่อแรงดันอินพุต V_{id} มีค่าเพิ่มขึ้น ทำให้กระแสเดรนของทรานซิสเตอร์ M_1 ก็จะมีค่าเพิ่มขึ้น ในขณะที่กระแสเดรนของ M_2 มีค่าลดลง ดังนั้น แรงดันอินพุตสูงสุด $|V_{id\max}|$ ของวงจรกำลังสองเชิงแรงดันคือแรงดันอินพุตสูงสุดที่ทำให้กระแสเดรนของ M_2 ลดลงเป็นศูนย์นั่นคือ

$$|V_{id\max}| = 2(\sqrt{2} - 1)(V_C - 2V_{TH}) \quad (6)$$

ด้วยวิธีการเช่นเดียวกันกับการวิเคราะห์วงจรกำลังสองแบบนอร์เกต ความต้านทานอินพุตของวงจรกำลังสองเชิงแรงดัน R_{id} ความต้านทานเอาต์พุต R_{os} และความถี่คัตออฟของวงจร f_{cVMSq} สามารถหาค่าได้โดยการพิจารณาจากวงจรสมมูลสัญญาณขนาดเล็กที่ความถี่สูงครึ่งวงจร โดยที่ทรานซิสเตอร์ M_3 ที่มีขนาดความกว้างและความยาวแชนแนลเป็นสองเท่าของ M_1 และ M_2 เขียนใหม่ได้เป็นทรานซิสเตอร์ที่มีขนาด W/L เท่ากับ M_1 หรือ M_2 จำนวน 2 ตัวต่อขนานกันคือ M_{31} กับ M_{32} ดังรูปที่ 6 (a) เมื่อแบ่งครึ่งวงจรแล้วแสดงดังวงจรในรูปที่ 6 (b) และเมื่อแทนทรานซิสเตอร์ด้วยวงจรสมมูลสัญญาณขนาดเล็กที่ความถี่สูงซึ่งประกอบด้วยตัวเก็บประจุเสมือน จะได้วงจรดังรูปที่ 6 (c) ตามลำดับ



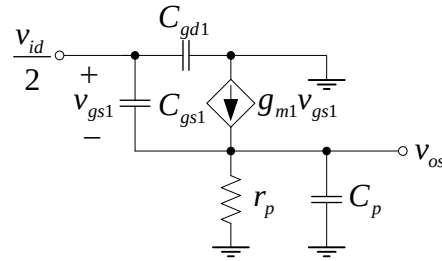
รูปที่ 6 วงจร VMSq เมื่อพิจารณาสัญญาณขนาดเล็ก

จากการพิจารณาวงจรในรูปที่ 6 (a) ความต้านทานอินพุต R_{id} มีค่ามาก และความต้านทานเอาต์พุต R_{os} มีค่า

$$R_{os} = \frac{1}{4} \left\{ (1/g_m) // r_o \right\} \quad (7)$$

โดยที่ g_m และ r_o คือค่าความนำและความต้านทานเอาต์พุตของทรานซิสเตอร์แต่ละตัว เนื่องจากทรานซิสเตอร์ทั้ง 4 ตัวมีขนาดเท่ากันและไบแอสด้วยกระแสตรงที่เท่ากัน ดังนั้น g_m และ r_o จึงมีค่าเท่ากันทั้งหมด ส่วนผลตอบสนองเชิงความถี่นั้น พิจารณาได้จากวงจรในรูปที่ 6 (c) และรูป

ที่ 7 โดยที่ $r_p = (r_{o1} // r_{o31} // 1/g_{m31})$ และ $C_p = (C_{gs31} // C_{ds31} // C_{ds1})$ เมื่อละทิ้งผลของ C_{ds1} และ C_{ds31} ซึ่งจะได้ความถี่คัตออฟเป็น



รูปที่ 7 วงจรสมมูลที่ความถี่สูงอย่างง่ายของรูปที่ 6

$$f_{cVMSq} = \left[2\pi R_s \left\{ C_{gd1} + (C_{gs1} + C_{gs31}) / (1 + g_m r_p) \right\} \right]^{-1} \quad (8)$$

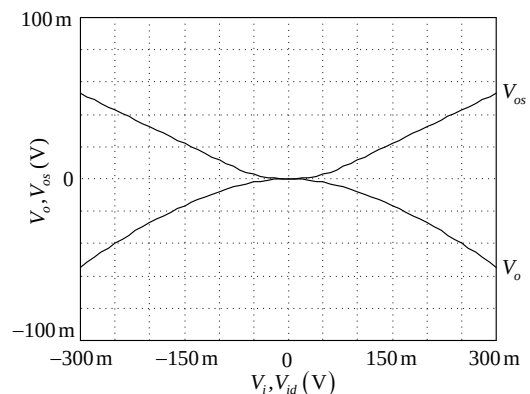
เมื่อ r_p มีค่าเท่ากับ $r_{o1} // r_{o31} // (1/g_{m31})$ พิจารณาจากโครงสร้างของวงจร สามารถเทียบเคียงได้กับวงจรขยายคอมมอนซอร์ส ดังนั้น จะมีสัญญาณรบกวนอ้างอิงอินพุตเท่ากับสัญญาณรบกวนเอาต์พุต ซึ่งแสดงให้เห็นว่า มีกำลังสัญญาณรบกวนสูงกว่าวงจร NGSq ที่โครงสร้างเป็นวงจรขยายคอมมอนซอร์ส [5-6]

2.3 ผลจำลองการทำงาน

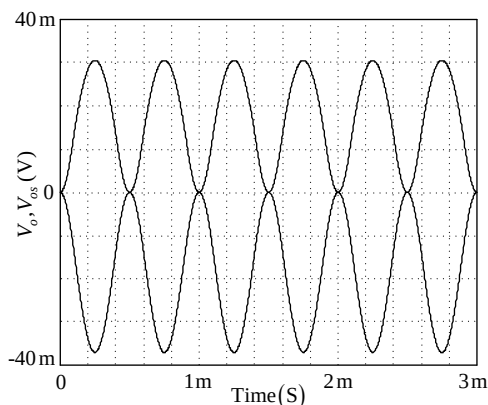
ได้จำลองการทำงานวงจรกำลังสองในรูปที่ 1 และรูปที่ 2 ด้วยโปรแกรม SPICE โดยใช้โมเดลพารามิเตอร์ TSMC 0.25 μm Level 3 ขนาดทรานซิสเตอร์ M_1 , M_2 ในรูปที่ 1 เป็น $(30/3)\mu m$ ในรูปที่ 2 ทรานซิสเตอร์มีขนาด $M_1 = M_2 = (30/3)\mu m$ และ $M_3 = (60/3)\mu m$ จ่ายแรงดัน $V_{DD} = 1.5$ V ไบแอสให้ M_1 และ M_2 ทำงานในช่วงอิมิตัวด้วยกระแสตรงเท่ากับ 5 μA และ $R = 1.59$ k Ω

รูปที่ 8 แสดงความสัมพันธ์ระหว่างแรงดันอินพุตกับแรงดันเอาต์พุตของทั้งสองวงจรโดยทำการปรับแรงดันอินพุตในช่วง -300 mV ถึง 300 mV พบว่าช่วงการรับแรงดันอินพุตของวงจรกำลังสองชนิดนอร์เกตมีค่ามากกว่า ซึ่งสามารถรับแรงดันอินพุตได้ประมาณ -200 mV ถึง 200 mV

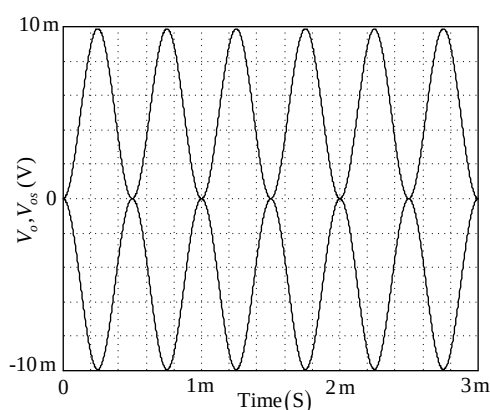
รูปที่ 9 และรูปที่ 10 แสดงรูปสัญญาณเอาต์พุตเปรียบเทียบกัน เมื่อจ่ายแรงดันอินพุตเป็นสัญญาณไซน์ จะพบว่าในรูปที่ 8 นั้น สัญญาณเอาต์พุตของวงจร VMSq เริ่มมีความผิดเพี้ยน ซึ่งเป็นเพราะสัญญาณอินพุตมีขนาดใหญ่เกินช่วงการทำงานของวงจร



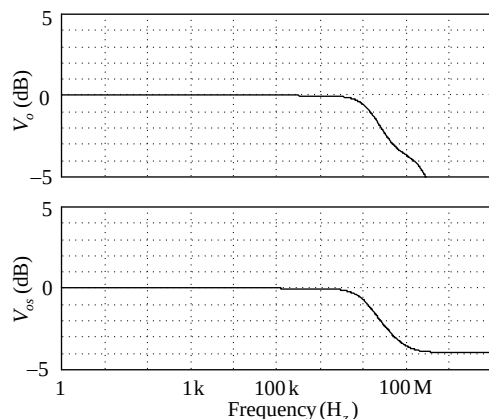
รูปที่ 8 ผลตอบสนองต่อแรงดันไฟตรง



รูปที่ 9 แรงดันเอาต์พุต V_o และ V_{os} เมื่อแรงดันอินพุตเป็นสัญญาณไซน์
ขนาด 100 mV ความถี่ 1 kHz



รูปที่ 10 แรงดันเอาต์พุต V_o และ V_{os} เมื่อแรงดันอินพุตเป็นสัญญาณไซน์มี
ขนาดเพิ่มขึ้นเป็น 200 mV ความถี่ 1 kHz



รูปที่ 11 ผลตอบสนองเชิงความถี่ของ V_o และ V_{os}

รูปที่ 11 แสดงผลตอบสนองเชิงความถี่ (normalize frequency) ของวงจรทั้งสอง จากผลจำลองการทำงาน ความถี่คัตออฟของวงจร NGSq มีค่า 56 MHz ในขณะที่คำนวณได้จากสมการที่ (4) มีค่า 84 MHz ส่วนผลจำลองการทำงานของวงจร VMSq นั้นมีค่า 60 MHz และจากการคำนวณในสมการที่ (8) มีค่า 45 MHz ตามลำดับ

3. สรุป

บทความนี้แสดงการเปรียบเทียบคุณสมบัติของวงจรกำลังสองชนิดนอร์เกตเปรียบเทียบกับวงจรกำลังสองเชิงแรงดันที่ไม่ใช้ตัวต้านทานที่ขนาดของทรานซิสเตอร์และกระแสไบแอสที่เท่ากัน พบว่า ความต้านทานอินพุตของทั้งสองวงจรมีค่ามาก ความต้านทานเอาต์พุตขึ้นอยู่กับตัวต้านทาน R และค่าทรานสคอนดักแตนซ์ของทรานซิสเตอร์ ตามลำดับ ส่วนช่วงการรับแรงดันพุตของวงจรกำลังสองชนิดนอร์เกตมีค่ามากกว่า ในขณะที่ผลตอบสนองเชิงความถี่ของวงจรทั้งสองมีค่าใกล้เคียงกัน ผลการเปรียบเทียบแสดงให้เห็นได้สมการทางคณิตศาสตร์และผลจำลองการทำงานด้วยโปรแกรม SPICE

เอกสารอ้างอิง

- [1] บุญชัย บุญชู และวัลลภ สุระกาพลธร, “วงจรคูณแอนะล็อก 4 ควอดแดรนต์เชิงแรงดันโดยใช้ทรานซิสเตอร์แบบซีมอส,” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 24, หน้า 1075-1079, พฤศจิกายน 2544
- [2] B. Boonchu and Wanlop Surakamponorn, “Dual-Output CMOS Voltage Squarer Circuit,” *ECTI-CON 2020 Proceeding*, pp. 287-290, June 2020.
- [3] Boonchai Boonchu and Wanlop Surakamponorn, “A New NMOS Four-Quadrant Analog Multiplier,” *IEEE ISCAS'05 Proceedings*, pp. 1004-1007, May 2005.
- [4] B. Boonchu and W. Surakamponorn, “Voltage-Mode CMOS Squarer/Multiplier Circuit,” *Proc. ITC-CSCC2002*, pp. 646-649, July 2002.
- [5] B. Boonchu and W. Surakamponorn, “วงจรคูณแอนะล็อกเชิงแรงดันโดยใช้ซีมอส” วิทยานิพนธ์หลักสูตรปริญญาวิทยาศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
- [6] อภินันท์ ธนขยานนท์ “วงจรรวมแอนะล็อกซีมอส” งานเทคโนโลยีการศึกษา คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



บุญชัย บุญชู สำเร็จการศึกษาตามหลักสูตรวิศวกรรมศาสตรดุษฎีบัณฑิต สาขาวิศวกรรมไฟฟ้า จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง มีความสนใจในการออกแบบวงจรรวมและอิเล็กทรอนิกส์กำลัง



ไพบุลย์ ธาณินทร์สุรัตน์ สำเร็จการศึกษาหลักสูตรวิศวกรรมศาสตรมหาบัณฑิตสาขาวิศวกรรมไฟฟ้า จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง มีความสนใจในการออกแบบวงจรอิเล็กทรอนิกส์กำลัง