

วงจรรวมอัดประจุแบบซีมอสแรงดันต่ำสำหรับการเก็บเกี่ยวพลังงาน A Low Voltage CMOS Charge Pump IC for Energy Harvesting

เสนอ สะอาด สุนทร รุ่งเรืองโบหยก และ อภิรักษ์ เลือเดชะ*

สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลศรีวิชัย apirak.su@rmutsv.ac.th*

บทคัดย่อ

บทความนี้นำเสนอวงจรรวมอัดประจุแบบซีมอสแรงดันต่ำสำหรับการเก็บเกี่ยวพลังงาน โดยอาศัยวงจรรวมอัดประจุแบบดิคสันและวงจรตรวจจับแรงดันซึ่งควบคุมการทำงานด้วยวงจรถูกกำเนิดสัญญาณนาฬิกา วงจรรวมอัดประจุได้รับการออกแบบโดยใช้เทคโนโลยีซีมอสขนาด 180 นาโนเมตร ผลจำลองการทำงาน พบว่าวงจรมีประสิทธิภาพที่แหล่งจ่ายแรงดันอินพุตต่ำเท่ากับ 100 มิลลิโวลต์ แรงดันเอาต์พุตมีค่าเพิ่มขึ้นและได้รับการรักษาระดับแรงดันให้คงที่เท่ากับ 500 มิลลิโวลต์ ที่ค่าแรงดันกระแสประมาณเท่ากับ 30 มิลลิโวลต์ ขณะที่วงจรถูกกำเนิดสัญญาณนาฬิกาสามารถสร้างความถี่ได้เท่ากับ 920 กิโลเฮิร์ตซ์ และวงจรที่นำเสนอมีค่าประสิทธิภาพกำลังงานร้อยละ 70.2

คำสำคัญ: ซีมอส วงจรรวมอัดประจุ การเก็บเกี่ยวพลังงาน แรงดันต่ำ

Abstract

This paper presents a low-voltage CMOS charge pump integrated circuit for energy harvesting. The proposed circuit employs a Dickson charge pump and a voltage detector circuit, driven by a clock generator. The circuit is designed using 180 nm CMOS technology. The simulation results demonstrate that the circuit works at an extremely low input voltage of 100 mV. The output voltage can be increased and regulated at a constant value of 500 mV, with a ripple voltage of 30 mV. The clock generator produces a frequency of 920 kHz, and the power efficiency of the circuit is 70.2 percent.

Keywords: CMOS, charge pump, energy harvesting, low voltage

1. บทนำ

ทุกวันนี้เทคโนโลยีอิเล็กทรอนิกส์สมัยใหม่ อาทิเช่น ระบบสื่อสารไร้สาย ระบบสมองกลฝังตัว อุปกรณ์อิเล็กทรอนิกส์ทางการแพทย์ และอุปกรณ์สวมใส่บนร่างกายมนุษย์ เป็นต้น ได้เข้ามามีบทบาทและมีความสำคัญอย่างมากต่อการดำรงชีวิตของมนุษย์ อย่างไรก็ตามอุปกรณ์เหล่านี้ส่วนใหญ่ต้องการใช้พลังงานจากแบตเตอรี่และจำเป็นต้องบริโภคกำลังงานไฟฟ้าที่ต่ำเพื่ออายุการใช้งานแบตเตอรี่ที่ยาวนาน จึงมีงานวิจัยที่อาศัยหลักการเก็บเกี่ยวพลังงานจากสิ่งแวดล้อมโดยใช้พลังงานสะอาดและไม่สิ้นเปลืองมาชาร์จประจุแบตเตอรี่หรือเป็นแหล่งจ่ายไฟฟ้าให้กับอุปกรณ์ภายในด้วยตัวเอง [1,2] แหล่งกำเนิดพลังงานเหล่านี้ ได้แก่ พลังงานจลน์ พลังงานแสง พลังงานความร้อน และพลังงานคลื่นความถี่วิทยุ เป็นต้น ซึ่งล้วนมีข้อจำกัดในการจ่ายกำลังงานและแรงดันไฟฟ้าที่ได้ค่อนข้างต่ำ [3] ดังนั้นต้องอาศัยวงจรรวมอัดประจุเพื่อมาจัดการกำลังงานไฟฟ้าที่ได้รับจากการเก็บเกี่ยวพลังงานจากสิ่งแวดล้อมโดยจำเป็นต้องทำงานที่ระดับแรงดันไฟฟ้าต่ำมากได้

วงจรรวมอัดประจุ (Charge Pump) เป็นส่วนหนึ่งในวงจรรวมจัดการกำลังงานไฟฟ้า (Power Management IC) ซึ่งถูกนำมาประยุกต์ใช้งานอย่างกว้างขวาง อาทิเช่น อุปกรณ์ RFID หน่วยความจำแบบ Flash วงจรคอนเวอร์เตอร์ และวงจรรวมเก็บเกี่ยวพลังงาน (Energy Harvesting IC) เป็นต้น ดังนั้นจึงมีงานวิจัยที่พัฒนาและออกแบบวงจรรวมอัดประจุอย่างหลากหลายเพื่อประยุกต์ใช้งานกับวงจรที่ทำงานด้วยกำลังงานต่ำได้ [4] ทั้งวงจรรวมอัดประจุพื้นฐานหรือวงจรทวีแรงดันโดยใช้เพียงอุปกรณ์ประเภทไดโอดและตัวเก็บประจุ และวงจรรวมอัดประจุแบบดิคสันโดยอาศัยมอสเฟตมาทำงานแทนที่ไดโอดซึ่งได้รับความนิยมอย่างมากเนื่องจากวงจรมีข้อข้อสามารถเพิ่มระดับแรงดันได้ด้วยจำนวนชุดวงจรที่เพิ่มขึ้น ในงานวิจัย [5] ได้เสนอวงจรรวมอัดประจุแบบดิคสันอาศัยเทคนิคการควบคุมแบบลูปปิดโดยใช้ PWM เพื่อรักษาระดับแรงดันเอาต์พุตให้คงที่ วงจรมีประสิทธิภาพกำลังงานที่สูง ตอบสนองต่อสัญญาณทรานส์เซียนท์ได้รวดเร็ว แต่วงจรนี้ไม่สามารถขับกระแสได้สูง ส่วนงานวิจัย [6] ใช้วงจรรวมอัดประจุแบบครอสคัปเปิลต่ออนุกรมกันจำนวนสามชุดและควบคุมการทำงานด้วยวงจรมีสัญญาณนาฬิกาแบบสองเฟสสลับกัน วงจรสามารถทำงานเป็นสวิตช์ได้อย่างรวดเร็วที่ความถี่สูง สามารถขับกระแสได้สูงและให้ประสิทธิภาพกำลังงานสูง อย่างไรก็ตามประสิทธิภาพกำลังงานจะลดลงตามความถี่ใช้งานและจำนวนชุดของวงจรที่เพิ่มขึ้น สำหรับงานวิจัย [7] อาศัยวงจรรวมอัดประจุที่ใช้เทคนิคครอสคัปเปิลเช่นเดียวกัน ซึ่งควบคุมการทำงานด้วยวงจรมีสัญญาณนาฬิกาแบบสี่เฟสทำให้มีค่าประสิทธิภาพกำลังงานสูงขึ้นสามารถทำงานที่แรงดันไฟฟ้าอินพุตต่ำ และกำลังงานสูญเสียเนื่องจากการนำไฟฟาลดลงได้ด้วยการเพิ่มขนาดทรานซิสเตอร์ แต่ทำให้เพิ่มค่าของตัวเก็บประจุและกำลังงานสูญเสียเนื่องจากการสวิตช์ด้วยเช่นเดียวกัน นอกจากนี้งานวิจัย [8,9] อาศัยวงจรรวมอัดประจุที่ใช้ทรานซิสเตอร์แบบดีทิมอส (Dynamic Threshold MOS Transistor, DTMOS) ซึ่งทำให้แรงดันขีดเริ่มของมอสทรานซิสเตอร์มีค่าลดลง และความต้านทานของมอสทรานซิสเตอร์ขณะทำงานเป็นสวิตช์มีค่าต่ำ ค่าตัวเก็บประจุอินพุตมีขนาดน้อยกว่าจึงเหมาะสำหรับวงจรคอนเวอร์เตอร์ที่ทำงานด้วยแรงดันอินพุตที่ต่ำมากและมีค่าประสิทธิภาพสูงกว่าวงจรรวมอัดประจุแบบเดิม อย่างไรก็ตามวงจรรวมอัดประจุแบบ DTMOS เหมาะสำหรับการประยุกต์ใช้กับวงจรที่ทำงานด้วยแรงดันต่ำเท่านั้นเพื่อแก้ปัญหาการเกิดแลตช์อัพ และจำเป็นต้องใช้กระบวนการผลิตแบบบ่อแยกคู่ (Twin-well) เพื่อลดผลกระทบของขาบอดี้ (Body Effect) และงานวิจัย [10] ได้ออกแบบวงจรรวมอัดประจุสำหรับวงจรรวมเก็บเกี่ยวพลังงานจากคลื่นความถี่วิทยุ (RF Energy Harvesting) โดยใช้เทคนิคการไบอัสแบบไดนามิกที่ขาเกตและไบอัสตรง-ไบอัสกลับที่ขาบอดี้ ทำให้ประสิทธิภาพกำลังงานสูง ขณะที่แรงดันไฟฟ้าอินพุตต่ำและมีแรงดันกระแสที่เอาต์พุตต่ำ อย่างไรก็ตาม วงจรทำงานโดยใช้ความถี่ต่ำอยู่ในระดับหลักร้อยกิโลเฮิร์ตซ์ ทำให้ขับกระแสได้ไม่สูงและให้ค่าประสิทธิภาพต่ำลงเมื่อกระแสไหลลดลง นอกจากนี้ยังมีการสูญเสียเพิ่มขึ้นเนื่องจากการสวิตช์และจำเป็นต้องใช้เทคโนโลยีแบบสามบ่อแยก (Triple-well) ทำให้เพิ่มความซับซ้อนและมีต้นทุนที่เพิ่มขึ้นด้วยเช่นกัน

*ผู้ประพันธ์บรรณกิจ

บทความวิจัยนี้นำเสนอวงจรรวมอัดประจุแบบลูกบิตเพื่อควบคุมแรงดันเอาต์พุตให้คงที่ตามที่กำหนด วงจรได้รับการออกแบบด้วยวงจรอัดประจุแบบดิคสันเพื่อเพิ่มแรงดันไฟฟ้าเอาต์พุตตามต้องการ และควบคุมการทำงานด้วยสัญญาณนาฬิกาแบบสองเฟสสลับกันซึ่งอาศัยวงจรออสซิลเลเตอร์และวงจรถูกกำเนิดสัญญาณแบบไร้การเหลื่อม นอกจากนี้การรักษาระดับแรงดันเอาต์พุตให้คงที่ทำได้ด้วยการอาศัยวงจรป้อนกลับผ่านวงจรถวลจบบั้วแรงดัน ดังนั้นวงจรรวมอัดประจุที่นำเสนอจึงเหมาะสำหรับการประยุกต์ใช้ในการออกแบบเป็นส่วนหนึ่งของวงจรเพิ่มระดับแรงดันอยู่ภายในวงจรรวมเก็บเกี่ยวพลังงาน (Energy Harvesting IC) ซึ่งเป็นประโยชน์อย่างมากต่อการออกแบบและพัฒนาวงจรรวมของนักวิจัยและผู้ออกแบบในประเทศต่อไป

2. การออกแบบวงจรรวมอัดประจุ

2.1 หลักการทำงาน

วงจรรวมอัดประจุทำหน้าที่เพิ่มระดับแรงดันไฟฟ้าเอาต์พุตให้สูงขึ้นกว่าแรงดันอินพุตซึ่งเหมาะสำหรับประยุกต์ใช้เป็นแหล่งจ่ายแรงดันไฟฟ้าอินพุตภายในวงจรรวมเก็บเกี่ยวพลังงาน (Energy Harvesting IC) โครงสร้างของวงจรรวมอัดประจุที่นำเสนอ แสดงดังในรูปที่ 1 ประกอบด้วย 1) วงจรกำเนิดสัญญาณแบบวงแหวน (Oscillator) ทำหน้าที่กำเนิดสัญญาณความถี่คงที่เพื่อควบคุมการทำงานของวงจรอัดประจุ 2) วงจรกำเนิดสัญญาณนาฬิกาไร้การเหลื่อม (Non-Overlapping Clock) ทำหน้าที่สร้างสัญญาณนาฬิกาแบบ 2 เอาต์พุตที่มีเฟสไม่ทับซ้อนกัน 3) วงจรขับโหลด (Buffer) ทำหน้าที่ช่วยขับโหลดตัวเก็บประจุภาคอินพุตของวงจรอัดประจุ 4) วงจรอัดประจุแบบดิคสัน (Dickson Charge Pump) ทำหน้าที่เพิ่มแรงดันไฟฟ้าอินพุตให้มากกว่าแรงดันไฟฟ้าเอาต์พุต และ 5) วงจรถวลจบบั้วแรงดัน (Voltage Detector) ทำหน้าที่ตรวจสอบแรงดันไฟฟ้าเอาต์พุตของวงจรอัดประจุเพื่อควบคุมการทำงานของวงจรถวลจบบั้วแรงดันแบบวงแหวน

2.2 วงจรลอจิกเกตทำงานในย่านต่ำกว่าแรงดันขีดเริ่ม

วงจรซิมอสลอจิกเกตที่ทำงานด้วยแรงดันต่ำกว่าค่าขีดเริ่มของทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันขีดเริ่ม (Sub-threshold Region) เหมาะกับการประยุกต์ใช้งานกับวงจรรวมเก็บเกี่ยวพลังงานที่ใช้แหล่งจ่ายแรงดันไฟฟ้าอินพุตต่ำ โดยสมการกระแสของทรานซิสเตอร์ที่ทำงานในย่านต่ำกว่าแรงดันขีดเริ่ม [11] แสดงดังในสมการที่ (1) – (2)

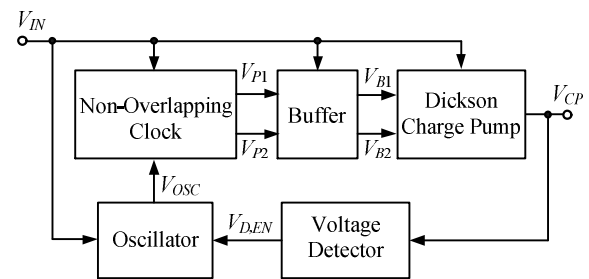
$$I_D = I_S e^{\left(\frac{V_{GS} - V_{TH}}{mV_T}\right)} \left[1 - e^{-\frac{V_{DS}}{V_T}}\right] \quad (1)$$

$$I_S = \mu C_{ox} \left(\frac{W}{L}\right) (m-1) V_T^2 \quad (2)$$

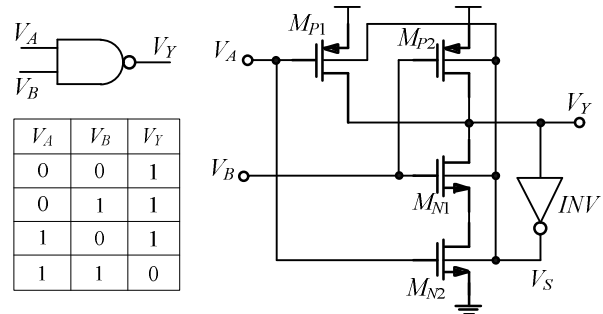
โดยที่ μ คือ สภาพความคล่องตัวของประจุพาหะ C_{ox} คือ ความจุของเกตออกไซด์ต่อหน่วยพื้นที่ W คือ ความกว้างของแชนเนล L คือ ความยาวของแชนเนล V_{TH} คือ แรงดันขีดเริ่มของมอส และ V_T คือ แรงดันที่ขึ้นอยู่กับการอุณหภูมิ m คือ สัมประสิทธิ์ความชันในย่านต่ำกว่าแรงดันขีดเริ่ม

วงจรซิมอสแนนด์เกตแบบปรับปรุงโดยการไบอัสขาบดัดของมอสทรานซิสเตอร์ ดังแสดงในรูปที่ 2 ถูกนำเสนอโดย [11] โครงสร้างประกอบด้วย ฟิโอสทรานซิสเตอร์ M_{P1} และ M_{P2} ทำหน้าที่ดึงสัญญาณเอาต์พุตให้มีค่าเข้าใกล้แหล่งจ่ายแรงดันไฟฟ้า (V_{DD}) หรือมีสถานะเป็น “1” และเอ็นทรานซิสเตอร์ M_{N1} และ M_{N2} ทำหน้าที่ดึงสัญญาณเอาต์พุตให้มีค่าเข้าใกล้ศูนย์โวลต์ (G_{ND}) หรือมีสถานะเป็น “0” และอินเวอร์เตอร์ (INV) อาศัยวงจรซิมอสอินเวอร์เตอร์ดังแสดงในรูปที่ 3 [12] ทำหน้าที่กลับสัญญาณจากเอาต์พุตและป้อนเข้าขาบดัดเพื่อปรับเปลี่ยนแรงดันขีดเริ่ม

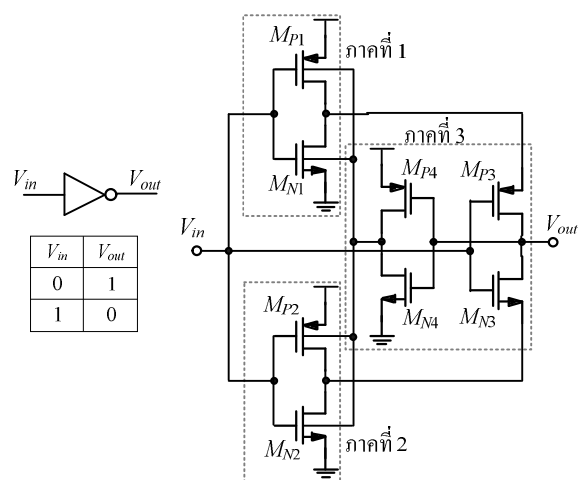
แบบไดนามิกทำให้มอสทรานซิสเตอร์ทำงานนำกระแสได้ดีขึ้นในขณะแหล่งจ่ายแรงดันไฟฟ้าต่ำ โดยเมื่อเอาต์พุตมีสภาวะลอจิกต่ำ ($V_Y=0$) อินเวอร์เตอร์จะกลับสภาวะลอจิกเอาต์พุต ทำให้แรงดันที่ขาบดัดเข้าใกล้แหล่งจ่ายแรงดันไฟฟ้า ($V_S=V_{DD}$) ดังนั้นแรงดันขีดเริ่มของฟิโอสมีค่าสูงขึ้น ($V_{THP}=High$) และไม่นำกระแส ในขณะที่แรงดันขีดเริ่มของเอ็นมอสมีค่าลดลง ($V_{THN}=Low$) เอ็นมอสสามารถนำกระแสได้เร็วขึ้นทำให้เอาต์พุตมีสภาวะเป็น “0” และเมื่อเอาต์พุตมีสภาวะลอจิกสูง ($V_Y=1$) อินเวอร์เตอร์จะกลับสภาวะลอจิกเอาต์พุต ทำให้แรงดันที่ขาบดัดเข้าใกล้กราวด์ ($V_S=0$) ดังนั้นแรงดันขีดเริ่มของเอ็นมอสมีค่าสูง ($V_{THN}=High$) และไม่นำกระแส ในขณะที่แรงดันขีดเริ่มของฟิโอสมีค่าลดลง ($V_{THP}=Low$) ฟิโอสสามารถนำกระแสเร็วขึ้นทำให้เอาต์พุตมีสภาวะเป็น “1”



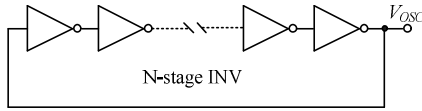
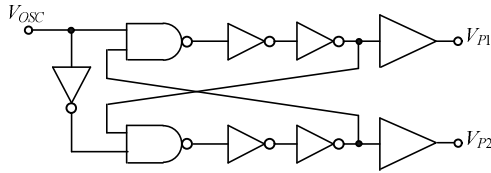
รูปที่ 1 หลักการทำงานของวงจรรวมอัดประจุ



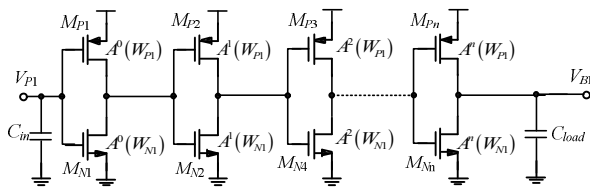
รูปที่ 2 วงจรซิมอสแนนด์เกต [11]



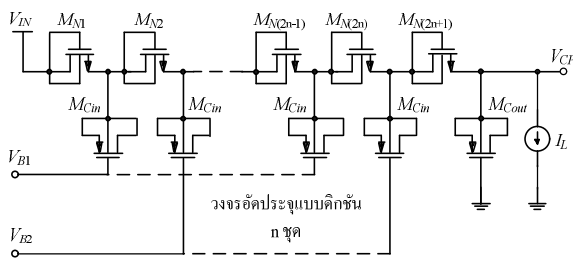
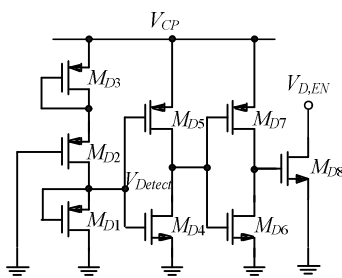
รูปที่ 3 วงจรซิมอสอินเวอร์เตอร์ [12]

รูปที่ 4 วงจรกำเนิดสัญญาณแบบวงแหวนโดยใช้อินเวอร์เตอร์ N ชุด [12]

รูปที่ 5 วงจรกำเนิดสัญญาณนาฬิกาไร้การเหลื่อม [11]



รูปที่ 6 วงจรขับโหลด [13]

รูปที่ 7 วงจรอัดประจุแบบดิกชันจำนวน n ชุด [9]

รูปที่ 8 วงจรตรวจจับแรงดัน [14]

2.3 วงจรกำเนิดสัญญาณแบบวงแหวน

วงจรถูกกำเนิดสัญญาณแบบวงแหวน ดังแสดงในรูปที่ 4 ได้รับการออกแบบโดยใช้ซีมอสอินเวอร์เตอร์จากรูปที่ 3 [12] ซึ่งสามารถทำงานได้ที่แหล่งจ่ายแรงดันไฟฟ้าต่ำ ช่วงแรงดันเอาต์พุตกว้าง และสามารถกำเนิดความถี่สูงได้ โดยขึ้นอยู่กับค่าของเวลา t_p ของวงจรอินเวอร์เตอร์แต่ละชุด ซึ่งสามารถคำนวณหาความถี่ที่กำเนิด (F_{OSC}) ได้จากสมการที่ (3)

$$F_{OSC} = \frac{1}{2 \times N \times t_p} \quad (3)$$

โดยที่ t_p คือ ค่าหน่วยเวลา และ N คือ จำนวนชุดของวงจรอินเวอร์เตอร์

2.4 วงจรกำเนิดสัญญาณนาฬิกาไร้การเหลื่อม

วงจรถูกกำเนิดสัญญาณนาฬิกาไร้การเหลื่อม เป็นวงจรถูกสร้างสัญญาณนาฬิกาที่มี 2 เอาต์พุตสลับเฟสกันและไม่ทับซ้อนกัน โครงสร้างของวงจรแสดงดังในรูปที่ 5 [11] ประกอบด้วย วงจรซีมอสแนนด์เกตและวงจรซีมอสอินเวอร์เตอร์ (รูปที่ 2 และ รูปที่ 3 ตามลำดับ) ซึ่งถูกนำมาต่อกันโดยใช้การป้อนกลับแบบไขว้ระหว่างแนนด์เกตทั้งสองและสร้างการหน่วงเวลาในการส่งผ่านสัญญาณ (Propagation Delay) ของตัวลอจิกเกต เพื่อทำให้สัญญาณนาฬิกาเฟสที่กำลังเปลี่ยนสถานะจากสูงไปต่ำหยุดทำงานก่อน จึงให้สัญญาณนาฬิกาอีกเฟสหนึ่งทำงานเปลี่ยนสถานะจากต่ำไปสูงได้ ซึ่งทำให้วงจรซีมอสทำงานได้อย่างมีประสิทธิภาพและช่วยลดกำลังงานสูญเสีย

2.5 วงจรขับโหลด

วงจรถูกขับโหลดหรือบัฟเฟอร์ ดังแสดงในรูปที่ 6 ซึ่งถูกต่ออยู่ระหว่างวงจรถูกกำเนิดสัญญาณนาฬิกาไร้การเหลื่อมและวงจรอัดประจุเพื่อช่วยขับโหลดตัวเก็บประจุอินพุตที่มีค่าสูงของวงจรอัดประจุ วงจรได้รับการออกแบบโดยใช้วงจรซีมอสอินเวอร์เตอร์นำมาต่อกัน [13] โดยที่อัตราส่วนขนาดมอสทรานซิสเตอร์ของอินเวอร์เตอร์ชุดหลังจะมีขนาดใหญ่กว่าอินเวอร์เตอร์ชุดก่อนหน้าเป็นจำนวน A เท่า ดังนั้นโหลดตัวเก็บประจุอินพุตของแต่ละชุดจึงมีค่าเพิ่มขึ้นเป็นจำนวน A เท่า ด้วยเช่นเดียวกัน

สำหรับจำนวนชุดของอินเวอร์เตอร์ (N) ที่ใช้ต่อในวงจรขับโหลด และอัตราค่าโหลดเอาต์พุต (A) สามารถคำนวณได้ดังสมการที่ (4) และสมการที่ (5) ตามลำดับ

$$N = \ln \frac{C_{load}}{C_{in}} \quad (4)$$

$$A = \left[\frac{C_{load}}{C_{in}} \right]^{\frac{1}{N}} \quad (5)$$

โดยที่ C_{in} คือ ค่าตัวเก็บประจุแผ่นของอินเวอร์เตอร์ชุดแรก C_{load} คือ ค่าตัวเก็บประจุที่โหลดเอาต์พุต และ A คือ จำนวนเท่าของค่าโหลดตัวเก็บประจุ

2.6 วงจรอัดประจุแบบดิกชัน

วงจรถูกอัดประจุแบบดิกชันเป็นวงจรที่ทำหน้าที่รับแรงดันอินพุตมาจากแหล่งกำเนิดพลังงานไฟฟ้าอินพุตภายนอก (V_{IN}) และเพิ่มแรงดันเอาต์พุตให้สูงขึ้น (V_{CP}) และจ่ายกระแสไฟฟ้าเอาต์พุต (I_L) ให้กับโหลด โดยที่วงจรถูกอัดประจุแบบดิกชัน 1 ชุด ประกอบด้วย มอสทรานซิสเตอร์ M_{N1} และ M_{N2} ทำหน้าที่เป็นไดโอดต่อรวมอยู่กับตัวเก็บประจุโดยใช้มอสทรานซิสเตอร์ M_{Cin} ซึ่งปรับปรุงมาจาก [9] และควบคุมการทำงานด้วยสัญญาณนาฬิกาแบบ 2 เฟสสลับกัน (V_{B1} และ V_{B2}) ดังแสดงในรูปที่ 7 เมื่อต่อวงจรอัดประจุแบบหลายชุดทำให้ได้แรงดันเอาต์พุตเพิ่มสูงขึ้น โดยสามารถวิเคราะห์หาแรงดันไฟฟ้าเอาต์พุตของวงจรได้ดังสมการที่ (6)

$$V_{CP} = (n+1)(V_{IN} - V_{TH}) - \frac{nI_L}{f_{OSC}C_{in}} \quad (6)$$

โดยที่ n คือ จำนวนชุดของวงจรอัดประจุ f คือ ความถี่ของสัญญาณนาฬิกา และ C_{in} คือ ค่าตัวเก็บประจุอินพุตของวงจรอัดประจุ

จากสมการที่ (6) จะเห็นว่าเมื่อจำนวนชุดของวงจรอัดประจุเพิ่มขึ้นแรงดันเอาต์พุตจะมีค่าเพิ่มขึ้น นอกจากนี้หากความถี่และค่าตัวเก็บประจุอินพุตเพิ่มขึ้นส่งผลให้แรงดันเอาต์พุตเพิ่มขึ้นเช่นกัน โดยที่แรงดัน V_{IN} และ

กระแส I_L คงที่ ดังนั้นวงจรจำเป็นต้องออกแบบให้เหมาะสมเพื่อสามารถจ่ายแรงดันและกระแสไฟฟ้าเอาต์พุตให้กับโหลดได้อย่างไรก็ตาม วงจรอัดประจุแบบดิกชันทำให้วงจรรวมมีขนาดเล็ก ใช้เวลาในการอัดประจุเร็ว และไม่ต้องการวงจรขับโหลดตัวเก็บประจุไฟฟ้าที่มีค่าสูง

2.7 วงจรตรวจจับสนแรงดัน

วงจรตรวจจับสนแรงดัน ดังแสดงในรูปที่ 8 ได้รับการปรับปรุงมาจากวงจร [14] ทำหน้าที่รักษาระดับแรงดันเอาต์พุตของวงจรอัดประจุ (V_{CP}) ให้มีค่าคงที่ โดยเมื่อแรงดันเอาต์พุตของวงจรอัดประจุมีค่าเพิ่มขึ้นถึงระดับแรงดันที่ออกแบบไว้ (V_{Detect}) ดังในสมการที่ 7 วงจรตรวจจับสนแรงดันจะเปลี่ยนสถานะแรงดันเอาต์พุตเพื่อควบคุมการทำงานของวงจรกำเนิดสัญญาณแบบวงแหวนซึ่งเป็นการทำงานแบบป้อนกลับทำให้แรงดันไฟฟ้าเอาต์พุตของวงจรอัดประจุมีค่าคงที่

$$V_{Detect} = \frac{mkT}{q} \ln \left(\frac{W_1}{W_2} \right) \left(\frac{L_2}{L_1} \right) \quad (7)$$

โดยที่ m คือค่าสัมประสิทธิ์ความชันในย่านทำงานต่ำกว่าแรงดันขีดเริ่ม และ kT/q คือ ค่าแรงดันไฟฟ้าที่ขึ้นอยู่กัอุณหภูมิ

3. ผลการจำลองการทำงาน

วงจรรวมอัดประจุได้รับการออกแบบและจำลองการทำงานโดยใช้เทคโนโลยีซีมอสขนาด 0.18 ไมโครเมตร และใช้แหล่งจ่ายแรงดันไฟฟ้าอินพุตเท่ากับ 100 มิลลิโวลต์ กำหนดให้มอสทรานซิสเตอร์ทำงานในย่านต่ำกว่าแรงดันขีดเริ่ม โดยที่วงจรแต่ละส่วนสามารถจำลองการทำงานได้ดังนี้

ผลการจำลองการทำงานวงจรกำเนิดสัญญาณแบบวงแหวนโดยใช้วงจรซีมอสอินเวอร์เตอร์ต่อเรียงกันจำนวน 23 ชุด จากกราฟผลการจำลองการทำงาน ดังในรูปที่ 9 แสดงให้เห็นว่าวงจรกำเนิดสัญญาณแบบวงแหวนสามารถกำเนิดสัญญาณความถี่ได้เท่ากับ 920 กิโลเฮิรตซ์ และให้ช่วงแรงดันไฟฟ้าเอาต์พุตกว้างที่แรงดันต่ำสุดและแรงดันสูงสุดเท่ากับ 286 ไมโครโวลต์ และ 98.87 มิลลิโวลต์ ตามลำดับ

ผลการจำลองการทำงานวงจรกำเนิดสัญญาณนาฬิกาได้รับการเชื่อมต่อที่รับสัญญาณอินพุตมาจากวงจรกำเนิดสัญญาณแบบวงแหวน ดังในรูปที่ 10 แสดงให้เห็นว่าสัญญาณ 2 เอาต์พุตที่ได้รับมีเฟสต่างกันและไม่ทับซ้อนกัน ในขณะที่ความถี่ของสัญญาณไม่มีการเปลี่ยนแปลงและสามารถทำงานได้ที่แหล่งจ่ายแรงดันไฟฟ้าต่ำสุดเท่ากับ 100 มิลลิโวลต์

ผลการจำลองการทำงานของวงจรขับโหลดซึ่งต่ออยู่ระหว่างวงจรกำเนิดสัญญาณนาฬิกาได้รับการเชื่อมต่อและวงจรอัดประจุแบบดิกชัน ดังแสดงในรูปที่ 11 พบว่าสัญญาณเอาต์พุตของวงจรขับโหลดเมื่อต่อกับโหลดตัวเก็บประจุซึ่งเป็นวงจรอัดประจุแบบดิกชัน มีค่าความถี่และช่วงสัญญาณเอาต์พุตใกล้เคียงกับสัญญาณอินพุตของวงจรขับโหลดและมีความเพี้ยนต่ำ

ผลการจำลองการทำงานวงจรอัดประจุแบบดิกชัน โดยการต่อกันเป็นจำนวน 13 ชุด และควบคุมการทำงานด้วยสัญญาณนาฬิกาแบบสองเฟสสลับกันที่ได้รับจากวงจรกำเนิดสัญญาณแบบวงแหวน โดยที่กำหนดค่าตัวเก็บประจุอินพุตและเอาต์พุตเท่ากับ 20 พิโกฟารัด และ 40 พิโกฟารัดตามลำดับ จากรูปที่ 12 และรูปที่ 13 แสดงกราฟผลการจำลองการทำงานเมื่อทดสอบแรงดันไฟฟ้าอินพุตเท่ากับ 100 มิลลิโวลต์ และ 500 มิลลิโวลต์ตามลำดับ พบว่าวงจรอัดประจุสามารถทำให้แรงดันไฟฟ้าเอาต์พุตเพิ่มขึ้นเท่ากับ 540 มิลลิโวลต์ และ 3.15 โวลต์ ตามลำดับ ซึ่งเป็นตามที่ได้ออกแบบไว้

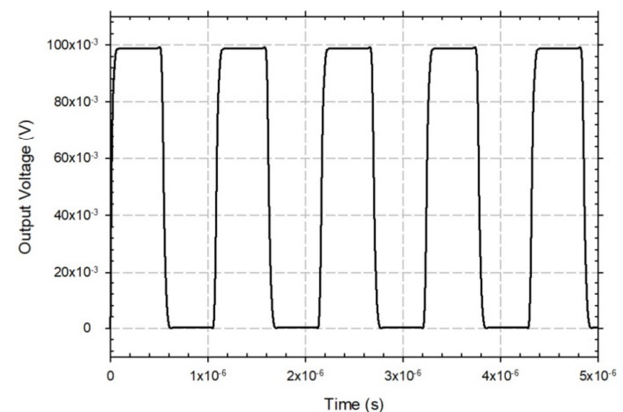
ผลการจำลองการทำงานของวงจรตรวจจับสนแรงดัน ดังรูปที่ 14 โดยที่ระดับแรงดันเอาต์พุตได้รับการออกแบบให้มีค่าเท่ากับ 500 มิลลิโวลต์ พบว่าวงจรสามารถทำงานได้เมื่อระดับของแรงดันเอาต์พุตเปลี่ยนแปลงมีค่าเกินกว่า 500 มิลลิโวลต์ ทำให้แรงดันเอาต์พุตมีค่าเท่ากับแรงดันอินพุตและวงจรหยุดทำงานเมื่อแรงดันเอาต์พุตต่ำกว่าค่าที่กำหนดไว้

การจำลองการทำงานของวงจรรวมอัดประจุตามโครงสร้างที่นำเสนอในรูปที่ 1 โดยการทดสอบกับแหล่งจ่ายแรงดันไฟฟ้ากระแสตรงอินพุตต่ำสุดเท่ากับ 100 มิลลิโวลต์ จากกราฟการทดลอง ดังแสดงในรูปที่ 15 พบว่าแรงดันไฟฟ้าเอาต์พุตมีค่าเพิ่มขึ้นและได้รับการรักษาระดับแรงดันเอาต์พุตให้มีค่าคงที่เท่ากับ 500 มิลลิโวลต์ ขณะที่เมื่อแรงดันกระเพื่อมต่ำประมาณ 30 มิลลิโวลต์ ซึ่งเป็นตามที่ได้ออกแบบไว้

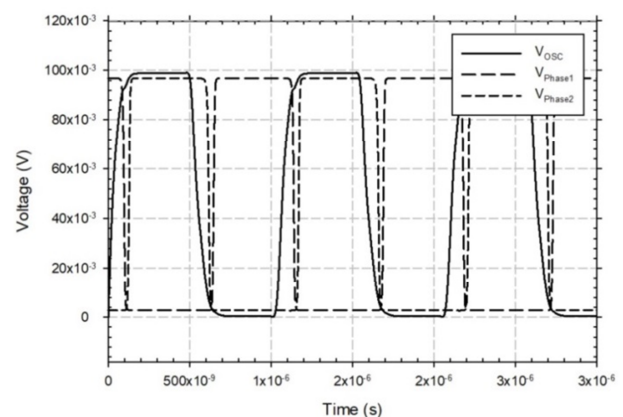
ตารางที่ 1 แสดงการเปรียบเทียบคุณสมบัติของวงจรที่นำเสนอกับงานวิจัยอื่น โดยที่ประสิทธิภาพกำลังงาน (Power Efficiency, η) ของวงจรรวมอัดประจุที่นำเสนอมีค่าร้อยละ 70.2 สังเกตเห็นว่าค่าประสิทธิภาพที่ได้ค่อนข้างสูงถึงแม้จะมีค่าต่ำกว่าของงานวิจัยอื่น ซึ่งค่าประสิทธิภาพกำลังงานสามารถคำนวณได้จากสมการที่ 8 [10]

$$\eta = \frac{P_{OUT}}{P_{IN} + P_{CLK}} \times 100 \quad (8)$$

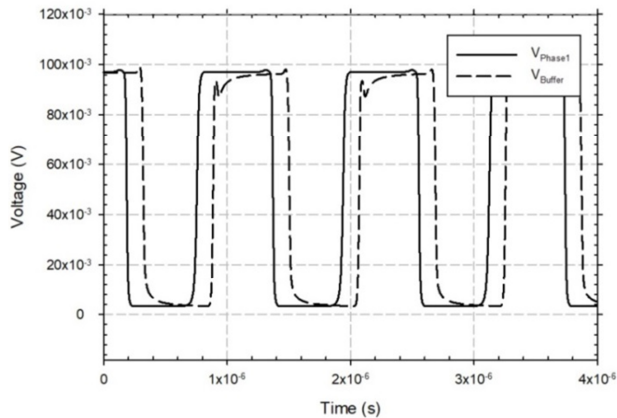
โดยที่ P_{OUT} คือ กำลังงานไฟฟ้าเอาต์พุต P_{IN} คือ กำลังงานสูญเสียของวงจรภายในจากแหล่งจ่ายไฟฟ้ากระแสตรง P_{CLK} คือ กำลังงานสูญเสียของวงจรภายในจากแรงดันสวิชชิงของความถี่สัญญาณนาฬิกา



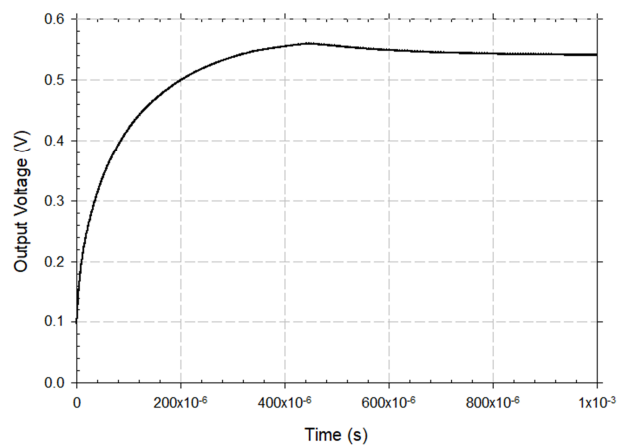
รูปที่ 9 สัญญาณเอาต์พุตของวงจรกำเนิดสัญญาณแบบวงแหวน



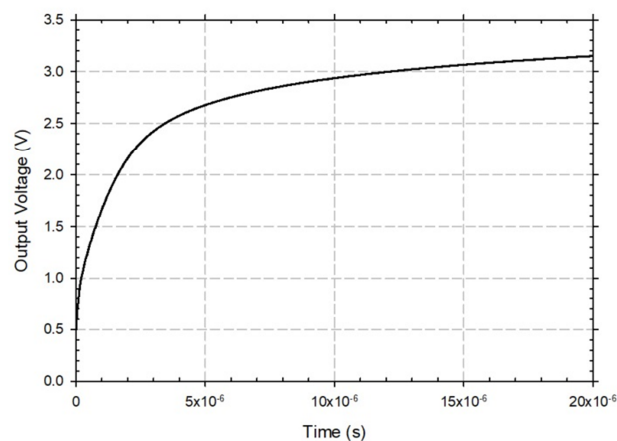
รูปที่ 10 แรงดันไฟฟ้าเอาต์พุตวงจรกำเนิดสัญญาณนาฬิกาได้รับการเชื่อมต่อ



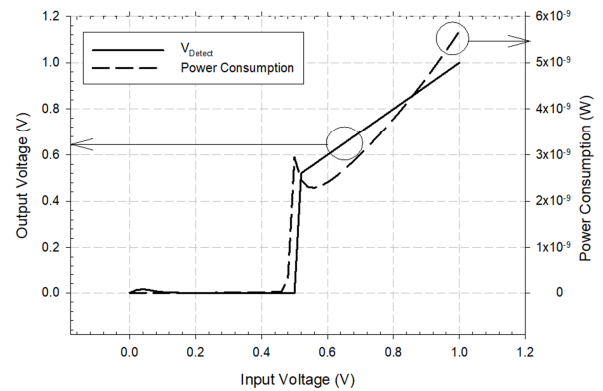
รูปที่ 11 แรงดันไฟฟ้าเอาต์พุตของวงจรขับโวลต์ที่ต่อร่วมกับวงจรอัดประจุ



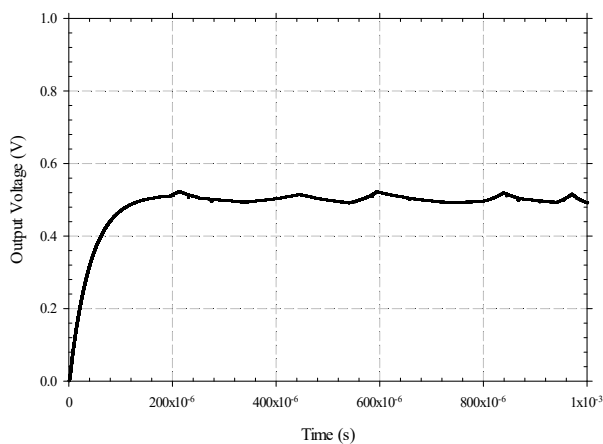
รูปที่ 12 แรงดันเอาต์พุตขณะที่แรงดันอินพุต 100 มิลลิโวลต์



รูปที่ 13 แรงดันเอาต์พุตขณะที่แรงดันอินพุต 500 มิลลิโวลต์



รูปที่ 14 แรงดันเอาต์พุตของวงจรตรวจจับแรงดัน



รูปที่ 15 แรงดันเอาต์พุตของวงจรรวมอัดประจุ

ตารางที่ 1 เปรียบเทียบคุณสมบัติของวงจรที่นำเสนอกับงานวิจัยอื่น

พารามิเตอร์	วงจร [7]	วงจร [5]	วงจรที่เสนอ
เทคโนโลยีซีมอส	180 nm	0.35 μ m	180 nm
ความถี่สวิตชิ่ง (f_{osc})	-	2 MHz	920 kHz
แรงดันอินพุต (V_{in})	0.3 – 0.5 V	1.8 – 3.5 V	0.1 – 0.5 V
แรงดันเอาต์พุต (V_{out})	1.2 – 2.0 V	7.5 – 9.5 V	500 mV
แรงดันกระเพื่อม (V_{ripple})	-	27 – 38 mV	30 mV
กระแสโหลด (I_L)	7 μ A	4.5 mA	0.5 mA
ค่าประสิทธิภาพ (η)	78.6 %	76 %	70.2 %

4. สรุป

บทความวิจัยนี้นำเสนอวงจรรวมอัดประจุแบบซีมอสแรงดันต่ำ สำหรับการเก็บเกี่ยวพลังงาน โครงสร้างหลักประกอบด้วย วงจรกำเนิดสัญญาณแบบวงแหวน วงจรกำเนิดสัญญาณนาฬิกาไร้การหล่อม วงจรขับโวลต์ วงจรอัดประจุแบบดิคชัน และวงจรตรวจจับแรงดัน โดยได้รับการออกแบบด้วยมอสทรานซิสเตอร์ที่ทำงานในย่านต่ำกว่าแรงดันขีดเริ่มและใช้เทคโนโลยีซีมอสขนาด 180 นาโนเมตร

ผลการจำลองการทำงานพบว่าวงจรรวมอัดประจุสามารถทำงานได้ที่แหล่งจ่ายแรงดันอินพุตต่ำสุดเท่ากับ 100 มิลลิโวลต์ ขณะที่เพิ่มแรงดันเอาต์พุตให้สูงขึ้นและสามารถรักษาระดับแรงดันเอาต์พุตให้คงที่ได้เท่ากับ 500 มิลลิโวลต์ ซึ่งเหมาะสำหรับนำไปประยุกต์ใช้ในการออกแบบวงจรรวมเก็บเกี่ยวพลังงาน

5. กิตติกรรมประกาศ

ผู้วิจัยขอขอบคุณ หลักสูตรสาขาวิชาวิศวกรรมอิเล็กทรอนิกส์ สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลศรีวิชัย ที่อำนวยความสะดวกในการใช้พื้นที่ การสืบค้นข้อมูล การใช้เครื่องมือและอุปกรณ์ต่าง ๆ ตลอดจน นายมรุตม์ แสงวิมาน นายปิยนัฐ โสมแหง และนางสาวรุ้งไฉดา หะมะ ที่ช่วยดำเนินการวิจัยให้สำเร็จได้ตามวัตถุประสงค์

เอกสารอ้างอิง

- [1] B. Y. León Ávila, et al., "Energy harvesting techniques for wireless sensor networks: A systematic literature review," *Energy Strategy Reviews*, vol. 57, no. 101617, pp. 1-29, Dec. 2024.
- [2] M. U. Mushtaq, H. Venter, A. Singh, and M. Owais, "Advances in Energy Harvesting for Sustainable Wireless Sensor Networks Challenges and Opportunities," *Hardware*, vol. 3, no. 1, pp. 1-26, Feb. 2025.
- [3] M. Grossi, "Energy harvesting strategies for wireless sensor networks and mobile devices: A review," *Electronics*, vol.10, no. 661, pp. 1-53, Mar. 2021.
- [4] L. F. Rahman, M. Marufuzzaman, L. Alam, and M. B. Mokhtar, "Design Topologies of a CMOS Charge Pump Circuit for Low Power Applications," *Electronics*, vol. 10, no. 676, pp. 1-13, Mar. 2021.
- [5] C.-S. Lee, A. M. Monebi, D. Bayarsaikhan, S. Xu, B.-C. Ahn, and I.-S. Lee, "High-Performance Charge Pump Regulator with Integrated CMOS Voltage Sensing Control Circuit," *Energies*, vol. 16, no. 4577, pp. 1-12, Jun. 2023.
- [6] R. Pelliconi, D. Iezzi, A. Baroni, M. Pasotti, and P. L. Rolandi, "Power Efficient Charge Pump in Deep Submicron Standard CMOS Technology," *IEEE J. Solid-State Circuits*, vol. 38, no. 6, pp. 1068-1071, Jun. 2003.
- [7] X. Li, Y. Wang, Z. Wu, and Z. Xie, "A High Peak-efficiency Cross-coupled Charge Pump with Low Input Voltage for Energy Harvesting System," *J. Phys.: Conf. Ser.*, vol. 2524, no. 012017, pp. 1-9, Aug. 2023.
- [8] G. Nagy, D. Arbet, V. Stopjakova, and M. Kovac, "Novel CMOS Bulk-driven Charge Pump for Ultra Low Input Voltage," *Radioengineering*, vol. 25, no. 2, pp. 321-329, Jun. 2016.
- [9] ธาดา คำแดง ศุภวัฒน์ ลาวัณย์วิสุทธิ์ และพัฒนา อินทนิ, "วงจรดิกชันชาร์จ์ปั๊มแรงดันอินพุตต่ำมากโดยใช้ไดนามิกเทรลโฮลด์โวลต์เตจมอสเฟต," วารสารวิชาการคณะเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยราชภัฏเทพสตรี, ปีที่ 9, ฉบับที่ 10, หน้า 19-23
- [10] A. C. Jayamon, A. Mukherjee, S. C. T. R. and A. Dutta, "High-efficiency CMOS charge pump for ultra-low power RF energy harvesting applications," *Integration*, vol. 96, no. 102161, pp.1-7, Jan. 2024.
- [11] H. Sebe, et al., "A self-bias NAND gate and its application to non-overlapping clock generator for extremely low-voltage CMOS LSIs," *Jpn. J. Appl. Phys.*, vol. 60, pp. SBBL06-1 - SBBL06-6, Mar. 2021.
- [12] สุนทร รุ่งเรืองไพบยก รุ่งลาวัลย์ ชูสวัสดิ์ ดรณิ ชัยทอง และ อภิรักษ์ เสือเดช, "วงจรซีมอสซีมัทริกเกอร์อินเวอร์เตอร์แรงดันต่ำมากสำหรับการเก็บเกี่ยวพลังงาน," การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า ครั้งที่ 17, 28-30 พฤษภาคม 2568, หน้า 201 - 204
- [13] R. J. Baker, CMOS: Circuit Design, Layout, and Simulation, 4th ed. Hoboken, NJ, USA: Wiley-IEEE Press, 2019.
- [14] P.-H. Chen et al., "Startup techniques for 95 mV step-up converter by capacitor pass-on scheme and VTH-tuned oscillator with fixed charge programming," *IEEE J. Solid-State Circuits*, vol. 47, no. 5, pp. 1252-1260, May 2012.