

การสังเคราะห์วงจรเลียนแบบค่าอิมพีแดนซ์โดยใช้วงจร VDBA และอุปกรณ์พาสซีฟต่อเทียบกราวด์

Synthesis of impedance simulation circuit using VDBAs and grounded passive elements

พิชญานิน มูลเมือง และ วรพงศ์ ตั้งศรีรัตน์*

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ถนนฉลองกรุง เขตลาดกระบัง กรุงเทพมหานคร 10520 E-mail: pitchayanin.mo@kmitl.ac.th, drworapong@gmail.com

บทคัดย่อ

บทความนี้นำเสนอการสังเคราะห์วงจรเลียนแบบค่าอิมพีแดนซ์โดยใช้โดยใช้ วงจร VDBA (voltage differencing buffered amplifier) เป็นอุปกรณ์แอคทีฟหลัก วงจรที่นำเสนอพัฒนาขึ้นด้วยวงจร VDBA และอุปกรณ์พาสซีฟจำนวนอย่างละสามตัวเท่านั้น ซึ่งสามารถสังเคราะห์เป็นวงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ RL หรือ RC หรือ LC จุดเด่นของวงจรอยู่ที่ความสามารถในการปรับค่าความต้านทานสมมูล ค่าความเหนี่ยวนำสมมูล และค่าความจุไฟฟ้าสมมูลได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการควบคุมกระแสไบอัสจากภายนอก ประสิทธิภาพการทำงานของวงจรถูกตรวจสอบผ่านการจำลองการทำงานด้วยโปรแกรม PSPICE โดยใช้โมเดล CMOS ขนาด $0.18 \mu\text{m}$ ที่พัฒนาโดยบริษัท TSMC รวมถึงการประยุกต์ใช้งานในวงจรเรโซแนนซ์ เพื่อยืนยันศักยภาพในการนำไปใช้งานจริงของวงจรที่นำเสนอ

คำสำคัญ: VDBA (Voltage Differencing Buffered Amplifier), วงจรเลียนแบบค่าอิมพีแดนซ์, ปรับเปลี่ยนค่าทางอิเล็กทรอนิกส์, วงจรเรโซแนนซ์

Abstract

This paper proposes a synthesis of impedance simulation circuit using VDBAs and grounded passive elements utilizing the voltage differencing buffered amplifier (VDBA) as the main active element. The proposed configuration includes three VDBAs integrated with three passive components, which is capable of being synthesized into an RL, RC, or LC impedance simulator circuit. A notable property features of circuit is its ability to be electronically adjusted the equivalent resistance, inductance, and capacitance through the control of external bias currents. The proposed circuit's performance has been evaluated using PSPICE simulations implemented on $0.18\text{-}\mu\text{m}$ CMOS technology from TSMC (Taiwan Semiconductor Manufacturing Company). Furthermore, the circuit is applied in the design of a resonance circuit to demonstrate its workable benefit.

Keywords: VDBA (Voltage Differencing Buffered Amplifier), impedance simulator, electronically adjustable, resonance circuit

1. บทนำ

การออกแบบวงจรรวม (integrated circuit design) ได้รับการพัฒนาอย่างต่อเนื่องเพื่อรองรับแนวโน้มของเทคโนโลยีอุปกรณ์อิเล็กทรอนิกส์สมัยใหม่ที่มีขนาดเล็กลงแต่ยังคงไว้ซึ่งสมรรถนะในการทำงานที่สูง ซึ่งนำไปสู่การเพิ่มบทบาทของอุปกรณ์แอคทีฟ (active device) ซึ่งมีข้อได้เปรียบในด้านขนาดที่กะทัดรัดทำให้ใช้พื้นที่ในวงจรรวมน้อย รวมถึงสามารถรองรับการทำงานที่ย่านความถี่สูงได้อย่างมีประสิทธิภาพ เมื่อไม่นานมานี้ในแวดวงการวิจัยได้มีการนำเสนออุปกรณ์แอคทีฟที่รู้จักกันในชื่อวงจร VDBA [1] เนื่องจากวงจรมีโครงสร้างที่ไม่ซับซ้อนและง่ายต่อการวิเคราะห์ จึงเหมาะสมต่อการประยุกต์ใช้งานในหลายด้าน อาทิเช่น วงจรคูณค่าความจุไฟฟ้า (capacitance multiplier) [2] วงจรเลียนแบบตัวเหนี่ยวนำ (inductance simulator) [3] ตามที่ปรากฏในงานวิจัย [4] ได้นำเสนอวงจรเลียนแบบตัวเหนี่ยวนำที่มีการสูญเสียต่อเทียบกราวด์แบบขนานโดยใช้อุปกรณ์แอคทีฟที่ชื่อว่า DXCCII จำนวนหนึ่งตัวต่อร่วมกับอุปกรณ์พาสซีฟจำนวนสี่ตัว ซึ่งส่งผลให้มีข้อจำกัดด้านการใช้พื้นที่ค่อนข้างมาก อีกทั้งวงจรมีข้อเสียเปรียบเพราะขาดความสามารถในการปรับเปลี่ยนค่าพารามิเตอร์ทางอิเล็กทรอนิกส์ ทำให้มีความยุ่งยากในการนำไปประยุกต์ใช้งานในด้านต่างๆ

ดังนั้นงานวิจัยฉบับนี้จึงนำเสนอวงจรเลียนแบบค่าอิมพีแดนซ์โดยใช้วงจร VDBA จำนวนสามตัวและอุปกรณ์พาสซีฟต่อเทียบกราวด์จำนวนสามตัว ที่สามารถสังเคราะห์ให้เป็นวงจรเลียนแบบอิมพีแดนซ์ได้สามรูปแบบคือ RL, RC และ LC ต่อขนาน โดยที่ค่าความต้านทานไฟฟ้าสมมูล (equivalent resistance, R_{eq}) ความจุไฟฟ้าสมมูล (equivalent capacitance, C_{eq}) และค่าความเหนี่ยวนำสมมูล (equivalent inductance, L_{eq}) สามารถปรับแยกอิสระจากกันโดยอุปกรณ์พาสซีฟในวงจร นอกจากนี้ยังสามารถปรับด้วยวิธีการทางอิเล็กทรอนิกส์ด้วยอัตราขยายค่าความนำโดยอาศัยการควบคุมกระแสไบอัสจากภายนอกของวงจร VDBA พร้อมการวิเคราะห์ผลลัพธ์ในเชิงทฤษฎี และผลการจำลองการทำงานด้วยซอฟต์แวร์ PSPICE ใช้โมเดล CMOS ขนาด $0.18 \mu\text{m}$ ที่จัดทำโดยบริษัท TSMC ตลอดจนการประยุกต์ใช้งานในด้านการออกแบบวงจรเรโซแนนซ์ (resonance circuit) เพื่อแสดงให้เห็นถึงคุณสมบัติในการทำงานของวงจรที่นำเสนอ

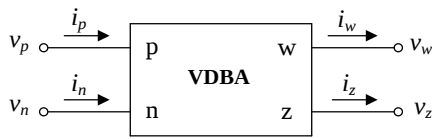
2. วงจร VDBA

2.1 คุณสมบัติการทำงานของวงจร VDBA

สัญลักษณ์ทางไฟฟ้าของวงจร VDBA แสดงได้ดังรูปที่ 1 ซึ่งประกอบด้วยขั้ว p และขั้ว n ทำหน้าที่เป็นขั้วแรงดันอินพุตแบบผลต่าง ขั้ว z เป็นขั้วกระแสแอมป์พุต และขั้ว w เป็นขั้วแรงดันเอาต์พุต พฤติกรรมการทำงานในเชิงอุดมคติของวงจร VDBA สามารถเขียนแสดงได้ดังต่อไปนี้

$$i_p = i_n = 0, \quad i_z = g_m(v_p - v_n), \quad v_w = v_z \quad (1)$$

จากสมการ (1) ประกอบไปด้วยตัวแปรสำคัญคืออัตราขยายค่าความนำ (transconductance gain, g_m) โดยทั่วไปสามารถปรับเปลี่ยนค่าในเชิงอิเล็กทรอนิกส์ด้วยการควบคุมกระแสไบอัส (I_B) จากภายนอก



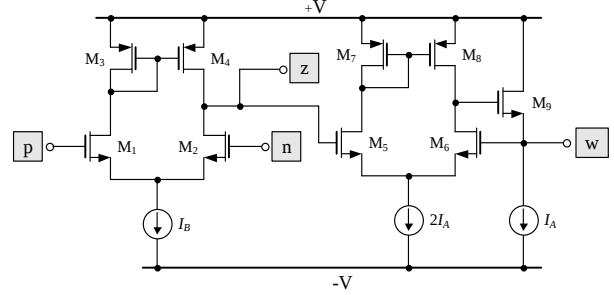
รูปที่ 1 สัญลักษณ์ทางไฟฟ้าของวงจร VDBA

2.2 วงจร VDBA โดยใช้เทคโนโลยี CMOS

วงจร VDBA ที่สร้างขึ้นด้วยเทคโนโลยี CMOS มีโครงสร้างภายในสามารถแบ่งออกเป็นสองส่วนหลัก ได้แก่ วงจรขยายค่าความนำ M_1 - M_4 (transconductor circuit) และวงจรตามแรงดัน M_5 - M_9 (voltage buffer circuit) ดังรูปที่ 2 [3] สำหรับการวิเคราะห์หาค่าพารามิเตอร์ขนาดเล็กของวงจร VDBA จะพบว่าอัตราขยายค่าความนำของวงจร สามารถนิยามได้ดังนี้

$$g_m = \sqrt{\mu C_{ox} \left(\frac{W}{L} \right) I_B} \quad (2)$$

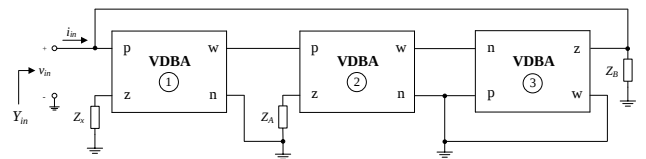
โดยที่ I_B คือกระแสไบอัสไฟตรงจากภายนอก (external DC bias current) μ คือ ค่าความคล่องตัวของพาหะตัวนำ (effective carrier mobility) C_{ox} คือ ค่าความจุไฟฟ้าแผ่นต่อหนึ่งหน่วยพื้นที่ (gate oxide capacitance per unit area) ขณะที่ W และ L เป็นพารามิเตอร์ที่แทนถึงความกว้างและความยาวประสิทธิภาพของช่องนำกระแส (effective channel width and length) ของทรานซิสเตอร์ M_1 และ M_2 จากสมการ (2) แสดงถึงความสัมพันธ์โดยตรงระหว่างอัตราขยายค่าความนำและกระแสไบอัสที่เป็นคุณสมบัติที่โดดเด่นเนื่องจากสามารถปรับค่า g_m ได้ด้วยวิธีอิเล็กทรอนิกส์ผ่านการควบคุม I_B



รูปที่ 2 โครงสร้างของวงจร VDBA ที่พัฒนาด้วยเทคโนโลยี CMOS

3. วงจรเลียนแบบค่าอิมพีแดนซ์โดยใช้วงจร VDBA

รูปที่ 3 แสดงวงจรเลียนแบบค่าอิมพีแดนซ์โดยใช้วงจร VDBA และอุปกรณ์พาสซีฟต่อเทียบกราวด์ที่นำเสนอ



รูปที่ 3 วงจรเลียนแบบค่าอิมพีแดนซ์โดยใช้วงจร VDBA

และอุปกรณ์พาสซีฟต่อเทียบกราวด์ที่นำเสนอ

หากวิเคราะห์ห้วงจรที่นำเสนอโดยอาศัยคุณสมบัติของวงจร VDBA ในทางอุดมคติตามที่นิยามไว้ในสมการ (1) จะพบว่าค่าแอดมิตแตนซ์อินพุต (input admittance, Y_{in}) หรืออัตราส่วนของกระแสต่อแรงดันของวงจรที่นำเสนอมีค่าเท่ากับ

$$Y_{in} = \frac{i_{in}}{v_{in}} = g_{m1}g_{m2}g_{m3}Z_xZ_A + \frac{1}{Z_B} \quad (3)$$

ตารางที่ 1 แสดงถึงรายละเอียดค่าอุปกรณ์ Z_x , Z_A และ Z_B ที่ถูกกำหนดให้เหมาะสมและสอดคล้องกับวงจรที่นำเสนอรวมถึงผลลัพธ์การวิเคราะห์ห้วงจรสมมูลทางไฟฟ้าและค่าแอดมิตแตนซ์อินพุตที่ได้ โดยที่ค่าความต้านทานสมมูล (R_{eqi}) ค่าความจุไฟฟ้าสมมูล (C_{eqi}) และค่าความเหนี่ยวนำสมมูล (L_{eqi}) เมื่อ $i = 1, 2, 3$

หากพิจารณากรณีวงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ RL ขนาน ต่อเทียบกราวด์จะได้ค่าอุปกรณ์สมมูลดังต่อไปนี้

$$R_{eq1} = R_B, \quad L_{eq1} = \frac{C_A}{g_{m1}g_{m2}g_{m3}R_x} \quad (4)$$

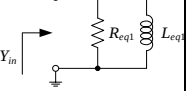
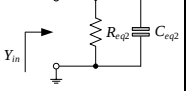
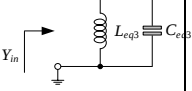
ในขณะที่ค่าความต้านทานสมมูลและความจุไฟฟ้าสมมูลของวงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ RC ขนานต่อเทียบกราวด์มีค่าเท่ากับ

$$R_{eq2} = \frac{1}{g_{m1}g_{m2}g_{m3}R_xR_A}, \quad C_{eq2} = C_B \quad (5)$$

วงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ LC ขนานต่อเทียบกราวด์ เมื่อวิเคราะห์ห้วงจรจะพบว่าค่าอุปกรณ์สมมูลแสดงได้ดังนี้

$$L_{eq3} = \frac{C_A}{g_{m1}g_{m2}g_{m3}R_x}, C_{eq3} = C_B \quad (6)$$

ตารางที่ 1 รายละเอียดการกำหนดค่าอุปกรณ์ วงจรสมมูลทางไฟฟ้าและค่าแอดมิตแดนที่ได้

วงจรที่นำเสนอ	Z_x	Z_A	Z_B	Y_{in}
วงจรเลียนแบบ ค่าอิมพีแดนซ์ในรูปแบบ RL 	R_x	$1/sC_A$	R_B	$\frac{1}{R_B} + \frac{g_{m1}g_{m2}g_{m3}R_x}{sC_A}$
วงจรเลียนแบบ ค่าอิมพีแดนซ์ในรูปแบบ RC 		R_A	$1/sC_B$	$g_{m1}g_{m2}g_{m3}R_xR_A + sC_B$
วงจรเลียนแบบ ค่าอิมพีแดนซ์ในรูปแบบ LC 		$1/sC_A$	$1/sC_B$	$\frac{g_{m1}g_{m2}g_{m3}R_x}{sC_A} + sC_B$

จากตารางที่ 1 เมื่อพิจารณาวงจรเลียนแบบค่าอิมพีแดนซ์ที่นำเสนอจะพบว่า R_{eq1} C_{eq1} และ L_{eq1} และสามารถปรับค่าได้อย่างอิสระจากกันด้วยอุปกรณ์พาสซีฟในวงจร หรือด้วยอัตราขยายค่าความนำ

กรณีที่วงจร VDBA มีพฤติกรรมเบี่ยงเบนจากอุดมคติ (non-ideal) ความสัมพันธ์ระหว่างแรงดันและกระแสจะเป็นไปตามสมการต่อไปนี้

$$i_p = i_n = 0, \quad i_z = \alpha g_m(v_p - v_n), \quad v_w = \beta v_z \quad (7)$$

โดยที่ α แทนถึงค่าความเบี่ยงเบนการส่งผ่านอัตราขยายค่าความนำ (transconductance tracking error) และ β คือ อัตราขยายแรงดันกรณีไม่เป็นไปตามอุดมคติ (non-ideal voltage gain) ของวงจร VDBA เมื่อพิจารณาลักษณะการทำงานของวงจรในรูปที่ 3 โดยคำนึงถึงผลกระทบจากพฤติกรรมที่ไม่เป็นอุดมคติของ VDBA ตามสมการ (7) จะได้ค่าแอดมิตแดนช้อนพุตเปลี่ยนไปดังนี้

- สำหรับวงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ RL

$$Y'_{in} = \frac{1}{R'_{eq1}} + \frac{1}{sL'_{eq1}} = \frac{1}{R_B} + \frac{\alpha_1\alpha_2\alpha_3\beta_1\beta_2g_{m1}g_{m2}g_{m3}R_x}{sC_A} \quad (8)$$

- สำหรับวงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ RC

$$Y'_{in} = \frac{1}{R'_{eq2}} + sC'_{eq2} = \alpha_1\alpha_2\alpha_3\beta_1\beta_2g_{m1}g_{m2}g_{m3}R_xR_A + sC_B \quad (9)$$

- สำหรับวงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ LC

$$Y'_{in} = \frac{1}{sL'_{eq3}} + sC'_{eq3} = \frac{\alpha_1\alpha_2\alpha_3\beta_1\beta_2g_{m1}g_{m2}g_{m3}R_x}{sC_A} + sC_B \quad (10)$$

คุณสมบัติค่าความไว (sensitivity) ของ R'_{eq1} L'_{eq1} R'_{eq2} C'_{eq2} L'_{eq3} และ C'_{eq3} ต่อการเบี่ยงเบนค่าอุปกรณ์ในวงจรที่นำเสนอมีค่าเท่ากับ

$$-S_{R_B}^{R'_{eq1}} = -S_{C_A}^{L'_{eq1}} = S_{\alpha_1, \alpha_2, \alpha_3}^{L'_{eq1}} = S_{\beta_1, \beta_2}^{L'_{eq1}} = S_{g_{m1}, g_{m2}, g_{m3}}^{L'_{eq1}} = S_{R_x}^{L'_{eq1}} = -1 \quad (11)$$

$$S_{\alpha_1, \alpha_2, \alpha_3}^{R'_{eq2}} = S_{\beta_1, \beta_2}^{R'_{eq2}} = S_{g_{m1}, g_{m2}, g_{m3}}^{R'_{eq2}} = S_{R_x}^{R'_{eq2}} = S_{R_A}^{R'_{eq2}} = -S_{C_B}^{C'_{eq2}} = -1 \quad (12)$$

$$S_{\alpha_1, \alpha_2, \alpha_3}^{L'_{eq3}} = S_{\beta_1, \beta_2}^{L'_{eq3}} = S_{g_{m1}, g_{m2}, g_{m3}}^{L'_{eq3}} = S_{R_x}^{L'_{eq3}} = -S_{C_A}^{L'_{eq3}} = -S_{C_B}^{C'_{eq3}} = -1 \quad (13)$$

4. ผลการจำลองการทำงานของวงจร

สมรรถนะของวงจรเลียนแบบค่าอิมพีแดนซ์โดยใช้วงจร VDBA และอุปกรณ์พาสซีฟต่อเทียบกราวด์ที่นำเสนอได้ทำการตรวจสอบโดยอาศัยตัวซอฟต์แวร์ PSPICE ใช้โมเดล CMOS ขนาด $0.18 \mu\text{m}$ มีค่าแรงดันขีดเริ่ม (Threshold Voltage, V_{TH}) เท่ากับ 0.37 V ที่พัฒนาโดยบริษัท TSMC เพื่อแสดงผลการจำลองการทำงานของวงจรที่นำเสนอในรูปที่ 3 ในการสร้างแบบจำลองได้กำหนดแรงดันไฟฟ้าที่ใช้เลี้ยงวงจรเท่ากับ $\pm 0.75 \text{ V}$ และกำหนดอัตราส่วน W/L ($\mu\text{m} / \mu\text{m}$) ของทรานซิสเตอร์ในรูปที่ 2 เป็นดังตารางที่ 2 โดยที่ $I_A = 50 \mu\text{A}$ ผลลัพธ์จากการจำลองการทำงานของวงจรพบว่ามีการสิ้นเปลืองพลังงาน (total power consumption) เท่ากับ 0.63 mW

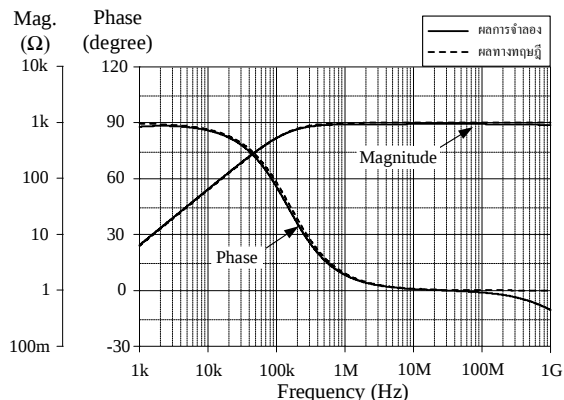
ตารางที่ 2 อัตราส่วน W/L ของทรานซิสเตอร์ในรูปที่ 2

ทรานซิสเตอร์	W/L ($\mu\text{m} / \mu\text{m}$)
M1-M2, M5-M6, M9	2.4/0.18
M3, M7	5/0.18
M4, M8	7.5/0.18

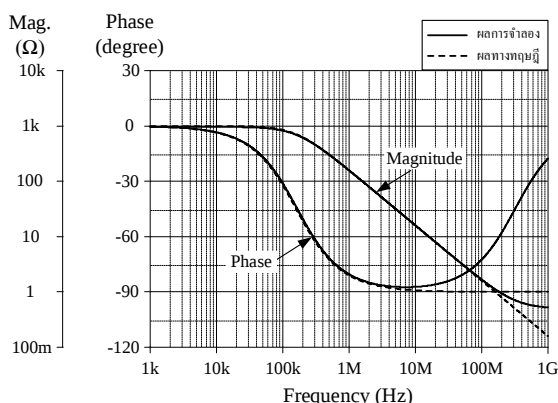
รูปที่ 4 แสดงผลการจำลองการตอบสนองทางความถี่ของวงจรที่นำเสนอ เมื่อกำหนดแรงดันอินพุตเท่ากับ 50 mV (peak) , $I_{B1} = I_{B2} = I_{B3} = 220 \mu\text{A}$ ($g_{m1} = g_{m2} = g_{m3} = 1 \text{ mA/V}$), $R_x = 1 \text{ k}\Omega$ รูปที่ 4(ก) แสดงผลตอบสนองทางความถี่ของวงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ RL ขนานต่อเทียบกราวด์ ในกรณีที่อุปกรณ์พาสซีฟ C_A เท่ากับ 1 nF และ R_B เท่ากับ $1 \text{ k}\Omega$ จะพบว่าค่าอุปกรณ์สมมูลมีค่าดังนี้ $R_{eq1} = 1 \text{ k}\Omega$ และ $L_{eq1} = 1 \text{ mH}$ รูปที่ 4(ข) แสดงผลตอบสนองทางความถี่สำหรับแสดงคุณสมบัติของวงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ RC ต่อขนานที่นำเสนอ เมื่อกำหนดให้ $R_A = 1 \text{ k}\Omega$ และ $C_B = 1 \text{ nF}$ จะได้ค่าความต้านทานสมมูล $R_{eq2} = 1 \text{ k}\Omega$ และความจุไฟฟ้าสมมูล $C_{eq2} = 1 \text{ nF}$ ในขณะรูปที่ 4(ค) แสดงผลตอบสนองทางความถี่ของวงจรเลียนแบบค่าอิมพีแดนซ์ LC ขนานเทียบกราวด์ เมื่อกำหนดอุปกรณ์ $C_A = C_B = 1 \text{ nF}$ พบว่า $L_{eq3} = 1 \text{ mH}$ และ $C_{eq3} = 1 \text{ nF}$ จากกราฟผลจำลองการทำงานจะพบว่าความผิดพลาดระหว่างทฤษฎีและปฏิบัติเท่ากับ 6.54%, 2.60% และ 12.35% ตามลำดับ

การจำลองการทำงานด้วยผลการวิเคราะห์เชิงความถี่ของ Z_{in} ในเชิงขนาดสำหรับวงจรเลียนแบบอิมพีแดนซ์ในรูปแบบ RL ขนานต่อเทียบ

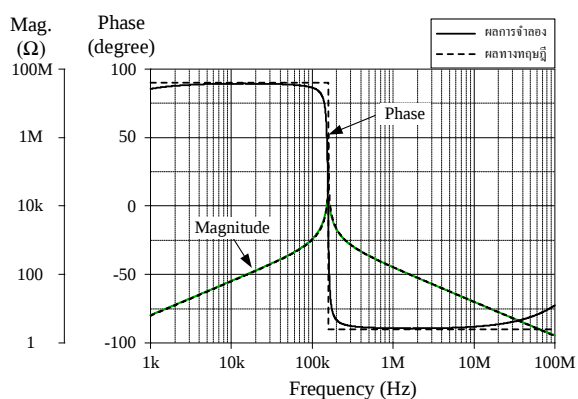
กราฟแสดงได้ดังรูปที่ 5 โดยแปรค่า $I_B = I_{B1} = I_{B2} = I_{B3}$ สามค่าได้แก่ $50 \mu A$ ($g_m \cong 0.47 \text{ mA/V}$), $140 \mu A$ ($g_m \cong 0.8 \text{ mA/V}$) และ $320 \mu A$ ($g_m \cong 1.2 \text{ mA/V}$) จะได้ R_{eq1} มีค่าคงที่เท่ากับ $1 \text{ k}\Omega$ ในขณะเดียวกันจะทำให้ L_{eq1} แปรค่า 9.21 mH , 1.95 mH และ 0.57 mH ตามลำดับ



(ก) สำหรับวงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ RL

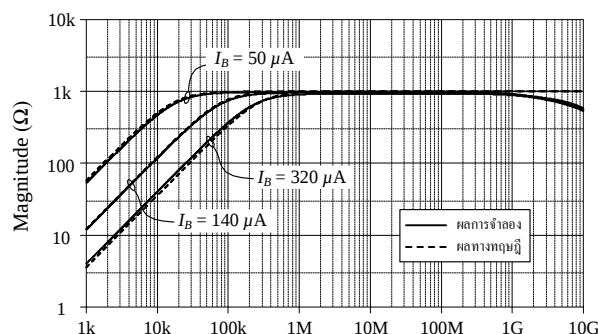


(ข) สำหรับวงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ RC



(ค) สำหรับวงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ LC

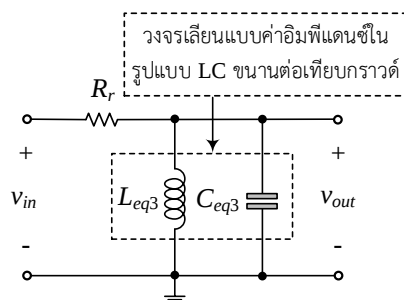
รูปที่ 4 ผลตอบสนองทางความถี่ของวงจรที่นำเสนอในรูปที่ 3



รูปที่ 5 ผลตอบสนองทางความถี่ของ $|Z_{in}|$ ของวงจรที่นำเสนอเมื่อสังเคราะห์ในรูปแบบ RL โดยแปรค่ากระแสไบอัสจำนวนสามค่า

5. การประยุกต์ใช้งาน

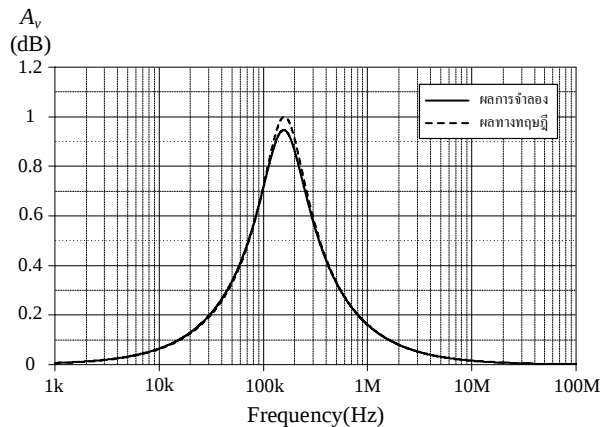
วงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ LC ขนานต่อเทียบกราฟในรูปที่ 3 ถูกนำไปใช้ในการออกแบบวงจรเรโซแนนซ์ดังรูปที่ 6 เพื่อแสดงการใช้งานเชิงประยุกต์ของวงจรที่นำเสนอในบทความนี้ หากกำหนดให้ $v_{in} = 50 \text{ mV (peak)}$ และ $R_r = 1 \text{ k}\Omega$ โดยที่ $C_{eq3} = 1 \text{ nF}$ และ $L_{eq3} = 1 \text{ mH}$ พบว่าความถี่เรโซแนนซ์ (resonance frequency) ของวงจร เท่ากับ $\omega_r = 2\pi f_r = 1/\sqrt{C_{eq3}L_{eq3}}$ หรือ $f_r \cong 159 \text{ kHz}$ โดยผลการจำลองการทำงานของวงจรเรโซแนนซ์แสดงได้ในรูปที่ 7



รูปที่ 6 วงจรเรโซแนนซ์โดยใช้วงจรเลียนแบบค่าอิมพีแดนซ์ในรูปแบบ LC ขนานต่อเทียบกราฟที่นำเสนอในรูปที่ 3

6. สรุป

บทความฉบับนี้นำเสนอการออกแบบวงจรเลียนแบบค่าอิมพีแดนซ์ในสามรูปแบบหลัก ได้แก่ วงจรเลียนแบบค่าอิมพีแดนซ์ RL หรือ RC หรือ LC แบบขนานต่อเทียบกราฟ ที่สังเคราะห์จากวงจร VDBA และอุปกรณ์พาสซีฟอย่างละสามตัว โดยมีคุณสมบัติสำคัญที่สามารถปรับ R_{eq} , L_{eq} และ C_{eq} ได้ด้วยการปรับค่า g_m ของวงจร VDBA ซึ่งประสิทธิภาพในการทำงานของวงจรถูกแสดงให้เห็นจริงด้วยการประยุกต์ใช้งานในวงจรเรโซแนนซ์ผ่านการจำลองผลด้วยโปรแกรม PSPICE ผลลัพธ์จากการจำลองมีความใกล้เคียงกับค่าที่ได้จากการคำนวณในเชิงทฤษฎี



รูปที่ 7 ผลตอบสนองทางความถี่ของวงจรเรโซแนนซ์

7. กิตติกรรมประกาศ

งานวิจัยนี้ได้รับการสนับสนุนจาก คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารอ้างอิง

- [1] D. Birolek, R. Senani, V. Biolkova and Z. Kolka, "Active elements for analog signal processing: Classification, review, and new proposals" Radioengineering, vol. 17, pp. 15–32, 2008.
- [2] S. Unhavanich, O. Onjan, and W. Tangsrirat, "Tunable capacitance multiplier with a single voltage differencing buffered amplifier", 2016 International MultiConference of Engineers and Computer Scientists (IMECS), Hong Kong, 2016.
- [3] N. Roongmuanpha, M. Faseehuddin, N. Herencsar, and W. Tangsrirat, "Tunable mixed-mode voltage differencing buffered amplifier-based universal filter with independently high-Q factor controllability," Applied Sciences, vol. 11, no. 20, p. 9606, 2021.
- [4] B. Metin, "Supplementary inductance simulator topologies employing single DXCCII", Radioengineering, vol. 20, no. 3, pp. 614–618, 2011.